

# EVOLUCIJA I PERFORMANSA RAČUNARA

- 2.1 **Kratka istorija računara**
  - Prva generacija: vakuumske cevi
  - Druga generacija: tranzistori
  - Treća generacija: integrisana kola
  - Kasnije generacije
- 2.2 **Projektovanje za performansu**
  - Brzina mikroprocesora
  - Ravnoteža performanse
  - Poboljšanja u organizaciji i arhitekturi čipa
- 2.3 **Više jezgara, MIC i GPGPU**
- 2.4 **Evolucija arhitekture Intel x86**
- 2.5 **Ugrađeni sistemi i ARM**
  - Ugrađeni sistemi
  - Evolucija ARM
- 2.6 **Procena performanse**
  - Brzina generatora takta i instrukcije u sekundi
  - Programi za merenje performansi
  - Amdahlov zakon
  - Littleov zakon
- 2.7 **Dodatna literatura**
- 2.8 **Ključni pojmovi, kontrolna pitanja i problemi**

## CILJEVI UČENJA

Pošto proučite ovo poglavlje, trebalo bi da ste sposobni da:

- ◆ Date pregled evolucije računarske tehnologije od prvih digitalnih računara, pa do najnovijih mikroprocesora.
- ◆ Razumete ključna pitanja performanse koja se odnose na projektovanje računara.
- ◆ Objasnite razloge prelaska na organizaciju sa više jezgara i razumete kompromis između keš memorije i procesora na jednom čipu.
- ◆ Uočite razliku između organizacija sa više jezgara, MIC i GPGPU.
- ◆ Date pregled evolucije arhitekture x86.
- ◆ Definišete ugrađene sisteme i navedete neke od zahteva i ograničenja koje razni ugrađeni sistemi moraju da zadovolje.
- ◆ Ukratko izložite neka od pitanja procene performansi računara

Našu studiju računara počinjemo kratkom istorijom. Ta istorija je sama po sebi zanimljiva, a takođe služi i za obezbeđenje pregleda strukture i funkcije računara. Zatim ćemo se posvetiti pitanju performanse. Razmatranje potrebe za uravnoteženim korišćenjem računarskih resursa pruža kontekst koji je koristan u celoj knjizi. Najzad, ukratko razmatramo evoluciju dva sistema koji služe kao ključni primeri u celoj knjizi: porodice procesora Intel x86 i ARM.

## 2.1 KRATKA ISTORIJA RAČUNARA

### Prva generacija: vakuumske cevi

*ENIAC* ENIAC (Electronic Numerical Integrator And Computer), koji su projektovani i čije su konstruisanje nadzirali John Mauchly i John Presper Eckert sa Univerziteta Pensilvanije, bio je prvi elektronski digitalni računar opšte namene<sup>1</sup>. Projekat je bio odgovor na potrebe SAD za vreme II svetskog rata. Armijska Ballistic Research Laboratory (BRL), agencija odgovorna za razvoj tablica dometa i trajektorije za nova oruđa, imala je poteškoća da vojsku snabdeva takvim tablicama, u okviru razumnog i tačno utvrđenog vremena. Bez tih tablica gađanja, nova oruđa su artiljercima bila bez ikakve koristi. U BRL se zaposlilo više od 200 ljudi koji su, koristeći stone kalkulatore, rešavali potrebne balističke jednačine. Priprema tablica za jedno oruđe oduzimala je jednoj osobi mnogo sati, pa čak i dana.

John Mauchly, profesor elektroinženjerstva na Univerzitetu Pensilvanije i John Eckert, jedan od njegovih diplomiranih studenata, predložili su da izgrade računar opšte namene za BRL-ovu aplikaciju, koristeći vakuumske elektronske cevi. Vojska je

<sup>1</sup> Na veb stranici pridruženoj ovoj knjizi postoji više linkova ka fotografijama mnogih uređaja i komponenata koje se razmatraju u ovom odeljku.

1943. godine prihvatila taj predlog i rad na ENIAC-u je započeo. Rezultat je bio ogromna mašina, mase od 30 tona, koja je zauzimala prostor površine od oko 140 kvadratnih metara i sadržala više od 18000 vakuumskih cevi. Kada je radila, ona je trošila više od 140 kW električne energije. Bila je i mnogo brža od bilo kog elektromehaničkog računara, jer je izvodila 5000 operacija sabiranja u sekundi.

ENIAC je bio decimalna, a ne binarna mašina. To znači da su brojevi bili predstavljeni u decimalnom obliku i aritmetika je izvršavana u decimalnom sistemu. Njegova memorija se sastojala od 20 *akumulatora*, od kojih je svaki bio sposoban da drži 10-cifarni decimalni broj. Prsten od 10 vakuumskih cevi predstavljao je svaku cifru. U svakom trenutku, samo jedna vakuumaska cev bila je u uključenom (ON) stanju, predstavljajući jednu od 10 cifara. Glavni ENIAC-ov nedostatak bio je to što je on morao da se programira ručno, postavljajući prekidače i uključujući i isključujući kablove.

ENIAC je bio završen 1946. godine, suviše kasno da bi bio upotrebljen u ratnim operacijama. Umesto toga, njegov prvi zadatak bio je da izvrši niz složenih proračuna koji su pomogli u određivanju izvodljivosti hidrogenske bombe. Upotreba ENIAC-a, za namenu drugačiju od one za koju je bio izgrađen, pokazala je njegovu opštenamensku prirodu. ENIAC je nastavio da radi pod upravljanjem BRL-a do 1955. godine, kada je bio rastavljen.

*VON NEUMANNOVA MAŠINA* Zadatak unošenja i promene programa za ENIAC bio je izuzetno težak. Proces programiranja je mogao da se olakša ako bi se program predstavio u obliku pogodnom za skladištenje u memoriji uz podatke. Tada bi računar mogao da dobija svoje instrukcije čitajući ih iz memorije, a program bi mogao da se podešava ili menja postavljajući vrednosti u delu memorije.

Ta zamisao, poznata kao **koncept unutrašnjeg programa**, obično se pripisuje ENIAC-ovim projektantima, najviše matematičaru John von Neumannu, koji je bio savetnik na projektu ENIAC. U isto vreme tu ideju je razvio i Alan Turing. Ideja je prvi put objavljena 1945. godine, u von Neumannovom predlogu za novi računar, EDVAC (Electronic Discrete Variable Computer).<sup>2</sup>

Von Neumann i njegove kolege počeli su, 1946. godine, na Prinstonovom institutu za napredne studije, projekat novog računara sa unutrašnjim programom, poznatog kao računar IAS. Računar IAS, iako nezavršen do 1952. godine, predstavlja prototip svih sledećih računara opšte namene.<sup>3</sup>

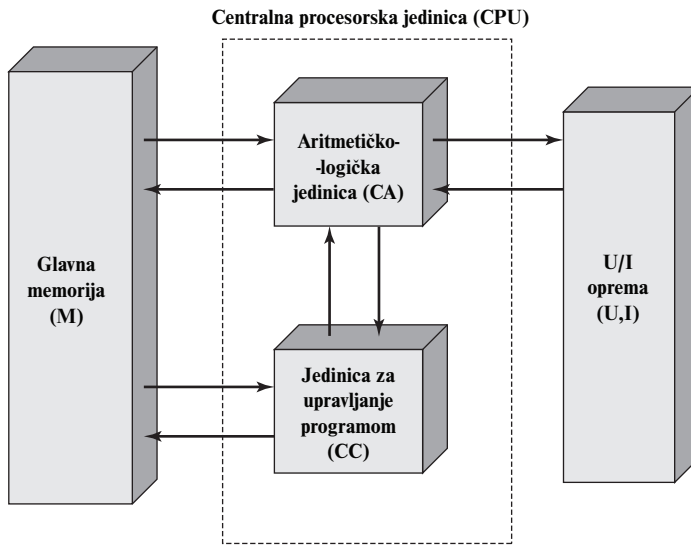
Na slici 2.1 prikazana je opšta struktura računara IAS. Ona se sastoji od:

- **glavne memorije**, u kojoj su uskladišteni i podaci i instrukcije<sup>4</sup>;
- **aritmetičke i logičke jedinice (ALU)**, sposobne za rad na binarnim podacima;
- **upravljačke jedinice**, koja interpretira instrukcije u memoriji i prouzrokuje njihovo izvršenje;
- **ulazne i izlazne (U/I) opreme** kojom rukuje upravljačka jedinica.

2 Izveštaj o EDVAC-u iz 1945. godine nalazi se u odeljku dodatnog sadržaja na veb stranici ove knjige.

3 U izveštaju iz 1954. godine [GOLD54] opisuje se implementirana mašina IAS i navodi se konačni skup instrukcija. Izveštaj je dat u odeljku dodatnog sadržaja na veb stranici ove knjige.

4 U ovoj knjizi, izuzev ako to nije drugačije napomenuto, termin *instrukcija* odnosi se na mašinsku instrukciju koju direktno interpretira i izvršava procesor, za razliku od instrukcije jezika visokog nivoa, kao što su Ada ili C++, koja pre nego što se izvrši mora da se prevede u niz mašinskih instrukcija.



Slika 2.1 Struktura računara IAS

Ta struktura bila je skicirana u ranijem von Neumannovom predlogu, što vredi navesti na ovom mestu:

**2.1 Prvo:** s obzirom na to da je uređaj prvenstveno računar, on će najčešće morati da izvodi elementarne aritmetičke operacije. To su sabiranje, oduzimanje, množenje i deljenje. Zbog toga je razumno da sadrži specijalizovane organe samo za te operacije.

Mada je taj princip sasvim ispravan, mora se primetiti da način na koji se on realizuje zahteva pažljivo preispitivanje. U svakom slučaju verovatno će morati da postoji *centralni aritmetički* deo uređaja i on će činiti njegov *prvi specifičan deo*: CA.

**2.2 Drugo:** logička kontrola uređaja, odnosno ispravno raspoređivanje njegovih operacija, može najefikasnije da se izvede pomoću centralnog upravljačkog organa. Ako uređaj treba da bude *elastičan*, odnosno što je moguće više za *opštu namenu*, tada mora da se napravi razlika između specifičnih instrukcija datih za definisanje i rešavanje posebnog problema i opštih upravljačkih organa koji se staraju o tome da te instrukcije - bez obzira na to šta su - budu izvršene. Prve moraju da budu na neki način uskladištene; oni drugi se predstavljaju definisanjem operativnih delova uređaja. Pod *centralnim upravljanjem* podrazumevamo samo tu poslednju funkciju i organe koji je izvršavaju u obliku drugog *specifičnog dela*: CC.

**2.3 Treće:** svaki uređaj koji treba da izvede duge i složene nizove operacija (posebno računanja) mora da ima značajnu memoriju ...

Instrukcije koje upravljaju složenim problemom mogu da konstituišu znatan materijal, posebno ako je kôd zavisan od okolnosti (što u većini slučajeva i jeste). Taj materijal mora da se zapamti.

U svakom slučaju, ukupna memorija konstituise *treći specifičan deo uređaja: M*.

2.6 Tri specifična dela CA, CC (zajedno C) i M odgovaraju *asocijativnim* neuronima u ljudskom nervnom sistemu. Ostaje da se diskutuje o *senzorskim* ili *dovodnim* (engl. *afferent*) i *motornim* ili *odvodnim* (engl. *efferent*) neuronima. Oni su *ulazni* i *izlazni* organi uređaja.

Uređaj mora da bude obdaren sposobnošću da održava ulazni i izlazni (senzorski i motorni) kontakt sa nekim specifičnim medijumom te vrste. Medijum će se zvati *spoljašnji zapisni medijum uređaja: R*.

2.7 **Četvrto:** uređaj mora da ima organe da prenese ... informacije od R (pomoću U) u svoje specifične delove C i M. Ti organi formiraju njegov *ulaz, četvrti specifičan deo: I*. Videće se da je najbolje da se izvrše svi prenos iz R (pomoću U) u M i nikada direktno iz C.

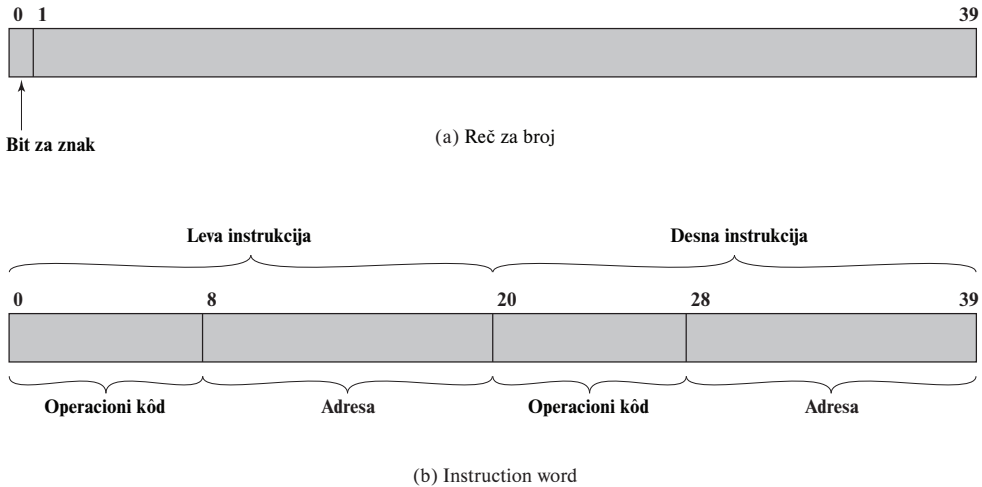
2.8 **Peto:** uređaj mora da ima organe da prenese ... iz svojih specifičnih delova C i M u R. Ti organi formiraju njegov *izlaz, peti specifičan deo: I*. Videće se da je opet najbolje da se svi prenos izvrše iz M (pomoću I) u R, a nikada direktno iz C.

Sa retkim izuzecima, svi današnji računari imaju ovu istu opštu strukturu i funkciju, pa se zato zovu **von Neumannove mašine**. Zbog toga je vredno truda da se na ovom mestu ukratko opiše rad računara IAS [BURK46]. Prema [HAYE98], von Neumannova terminologija i notacija su se promenile da bi bile u većoj saglasnosti sa savremenom upotrebom; primeri i ilustracije uz ovu raspravu zasnovani su na ovom poslednjem tekstu.

Memorija IAS-a sastoji se od 1000 lokacija, koje se zovu *reči*, svaka od po 40 binarnih cifara (bitova).<sup>5</sup> Tu se skladište i podaci i instrukcije. Dakle, brojevi moraju da se predstavljaju u binarnom obliku, a svaka instrukcija takođe mora da bude u binarnom kodu. Na slici 2.2 ilustrovani su ti formati. Svaki broj se predstavlja pomoću bita za znak i 39-bitne vrednosti. Reč takođe može da sadrži 20-bitne instrukcije, gde se svaka instrukcija sastoji od 8-bitnog koda operacije (**opkoda**) koji određuje operaciju za izvođenje i 12-bitne adrese koja označava jednu od reči u memoriji (numerisanih od 0 do 999).

Upravljačka jedinica rukuje IAS-om tako što donosi instrukcije iz memorije i izvršava ih, po jednu istovremeno. Da bi se to objasnilo, potreban je detaljniji strukturni dijagram, kao što je prikazano na slici 2.3. Ta slika otkriva da i upravljačka jedinica i ALU sadrže memorijske lokacije koje se zovu *registri*. Oni su definisani na sledeći način:

<sup>5</sup> Nema univerzalne definicije termina *reč*. Uopšteno govoreći, reč je uređen skup bajtova ili bitova koji je normalna jedinica u kojoj informacije mogu da se skladište, prenose ili da se na njima radi unutar datog računara. U opštem slučaju, ako procesor ima skup instrukcija fiksirane dužine, onda je dužina instrukcije jednaka dužini reči.

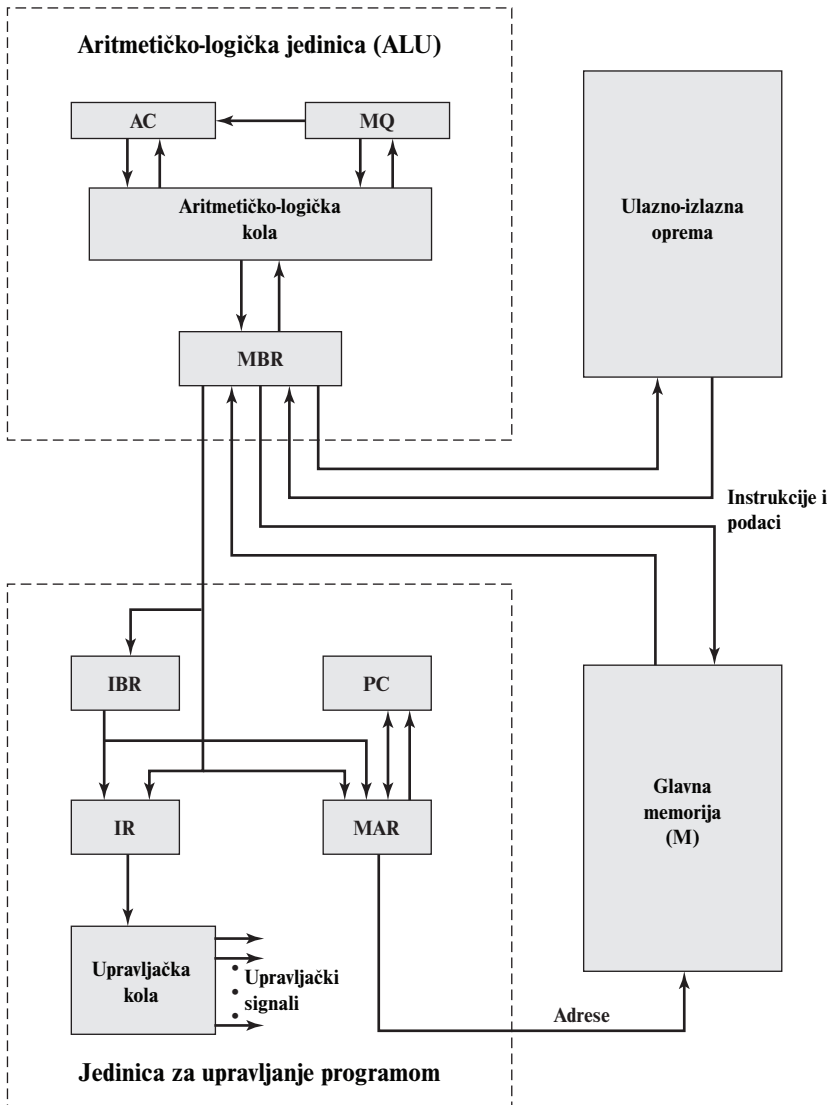


Slika 2.2 IAS memorijski formati

- **Memorijski bafer registar (MBR):** sadrži reč koja treba da se skladišti u memoriji ili pošalje u U/I jedinicu, ili se koristi da prima reč iz memorije ili iz U/I jedinice.
- **Memorijski adresni registar (MAR):** određuje adresu u memoriji reči koja treba da se upiše iz MBR-a, ili učita u njega.
- **Instrukcijski registar (IR):** sadrži 8-bitni kôd operacije instrukcije koja se izvršava.
- **Instrukcijski bafer registar (IBR):** koristi se da privremeno drži desnu instrukciju iz reči u memoriji.
- **Programski brojač (PC):** sadrži adresu sledećeg instrukcijskog para koji treba da se donese iz memorije.
- **Akumulator (AC) i množilac količnika (MQ):** koriste se da drže privremene operande i rezultate operacija ALU. Na primer, rezultat množenja dva 40-bitna broja je 80-bitni broj; najznačajnijih 40 bitova se skladišti u AC, a najmanje značajni u MQ.

IAS radi tako što repetitivno izvodi **instrukcijski ciklus**, kao što je prikazano na slici 2.4. Svaki instrukcijski ciklus sastoji se od dva potciklusa. Za vreme **ciklusa donošenja**, kôd operacije sledeće instrukcije učitava se u IR, a adresni deo u MAR. Ta instrukcija može da se uzme iz IBR-a, ili može da se dobije iz memorije učitavanjem reči u MBR, a zatim u IBR, IR i MAR.

Čemu ta posrednost? Tim operacijama upravljaju elektronska kola i rezultat je upotreba putanja podataka. Da bi se pojednostavila elektronika, postoji samo jedan registar koji se koristi da bi se odredila adresa u memoriji za čitanje ili upisivanje i samo jedan registar koji se koristi kao izvor ili odredište.



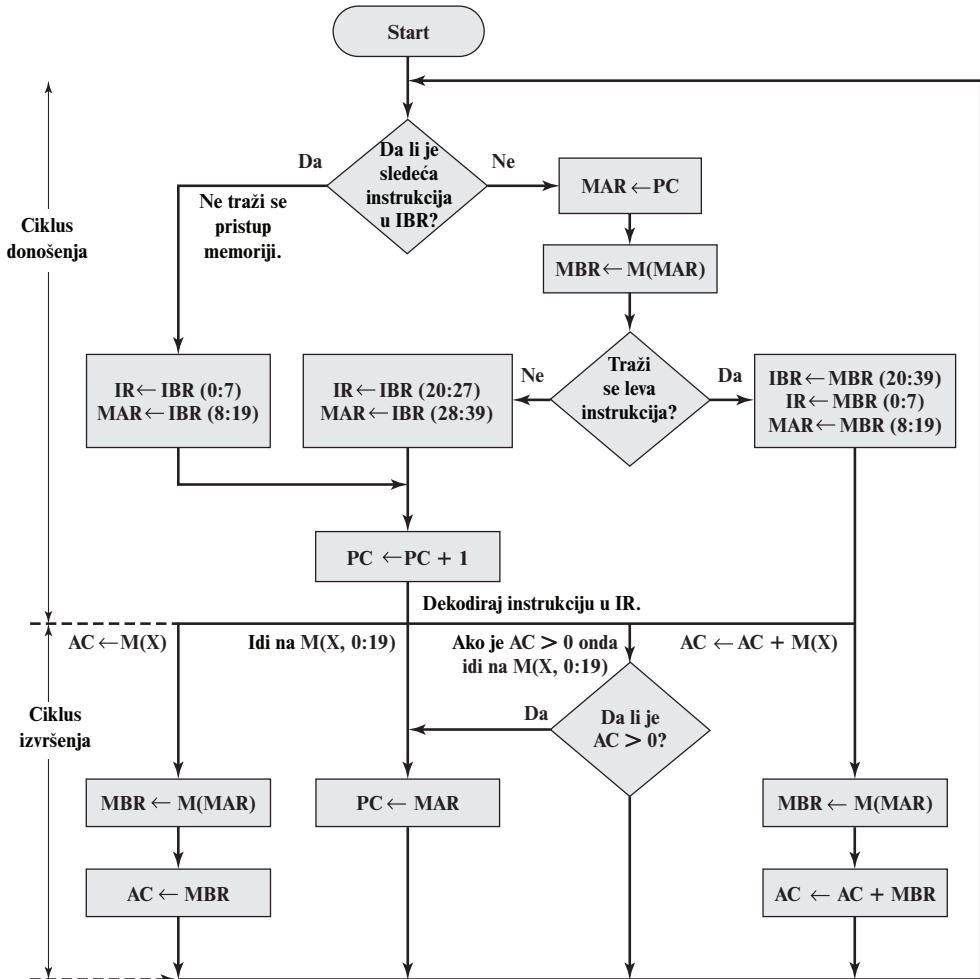
Slika 2.3 Proširena struktura računara IAS

Jednom kada je kôd operacije u IR-u, izvodi se **ciklus izvršenja**. Upravljačko kolo interpretira kôd operacije i izvršava instrukciju šaljući odgovarajuće upravljačke signale koji prouzrokuju kretanje podataka ili operaciju koju izvodi ALU.

Računar IAS ima ukupno 21 instrukciju, koje su navedene u tabeli 2.1. One mogu da se grupišu na sledeći način:

- **Prenos podataka:** te instrukcije pomeraju podatke između memorije i registara ALU, ili između dva registra ALU.
- **Bezuslovno grananje:** normalno, upravljačka jedinica izvršava instrukcije jednu za drugom iz memorije. Taj redosled može da se promeni instrukcijom grananja. To olakšava repetitivne operacije.

- **Uslovno grananje:** grananje može da se učini zavisnim od uslova, dozvoljavajući na taj način tačke odlučivanja.
- **Aritmetičke:** operacije izvodi ALU.
- **Menjanje adrese:** dozvoljava da se adresa izračuna u ALU i zatim umetne u instrukcije smeštene u memoriji. To dozvoljava programu značajnu fleksibilnost u adresiranju.



$M(X)$  = sadržaj memorijske lokacije čija adresa je  $X$   
 (i:j) = bitovi i do j

Slika 2.4 Delimični dijagram toka rada IAS-a

U tabeli 2.1 instrukcije se predstavljaju u simboličnom obliku, lakom za čitanje. U stvari, svaka instrukcija mora da bude u saglasnosti sa formatom na slici 2.2b. Deo za kôd operacije (prvih 8 bitova) određuje koja od 21 instrukcije treba da se izvrši. Adresni deo (preostalih 12 bitova) određuje koja od 1000 memorijskih lokacija treba da bude obuhvaćena izvršenjem instrukcije.



Tabela 2.1 Skup instrukcija IAS

Vrsta instrukcije	Kód operacije	Simbolička predstava	Opis
Prenos podataka	00001010	LOAD MQ	Prenesi sadržaj registra MQ u akumulator AC.
	00001001	LOAD MQ,M(X)	Prenesi sadržaj memorijske lokacije X u MQ.
	00100001	STOR M(X)	Prenesi sadržaj akumulatora u memorijsku lokaciju X.
	00000001	LOAD M(X)	Prenesi M(X) u akumulator.
	00000010	LOAD - M(X)	Prenesi - M(X) u akumulator.
	00000011	LOAD  M(X)	Prenesi apsolutnu vrednost M(X) u akumulator.
	00000100	LOAD -  M(X)	Prenesi -  M(X)  u akumulator.
Bezuslovno grananje	00001101	JUMP M(X,0:19)	Uzmi sledeću instrukciju iz leve polovine M(X).
	00001110	JUMP M(X,20:39)	Uzmi sledeću instrukciju iz desne polovine M(X).
Uslovno grananje	00001111	JUMP + M(X,0:19)	Ako je broj u akumulatoru nenegativan, uzmi sledeću instrukciju iz leve polovine M(X).
	00010000	JUMP + M(X,20:39)	Ako je broj u akumulatoru nenegativan, uzmi sledeću instrukciju iz desne polovine M(X).
Aritmetika	00000101	ADD M(X)	Dodaj M(X) na AC; stavi rezultat u AC.
	00000111	ADD M(X)	Dodaj  M(X)  na AC; stavi rezultat u AC.
	00000110	SUB M(X)	Oduzmi M(X) od AC; stavi rezultat u AC.
	00001000	SUB M(X)	Oduzmi  M(X)  od AC; stavi rezultat u AC.
	00001011	MUL M(X)	Pomnoži M(X) sa MQ; stavi najznačajnije bitove u AC, stavi najmanje značajne bitove u MQ.
	00001100	DIV M(X)	Podeli AC sa M(X); stavi količnik u MQ a ostatak u AC.
	00010100	LSH	Pomnoži akumulator sa 2, odnosno pomeri levo za jednu poziciju bita.
	00010101	RSH	Podeli akumulator sa 2, odnosno pomeri desno za jednu poziciju.
Menjanje adrese	00010010	STOR M(X,8:19)	Zameni levo polje adrese na M(X) sa 12 najznačajnijih bitova AC.
	00010011	STOR M(X,28:39)	Zameni desno polje adrese na M(X) sa 12 najznačajnijih bitova AC.

Na slici 2.4 prikazano je više primera kako upravljačka jedinica izvršava instrukcije. Zapazite da svaka operacija zahteva više koraka. Neki od njih su prilično razrađeni. Operacija množenja zahteva 39 podoperacija, po jednu za svaku poziciju bita, izuzev one za bit znaka.

**KOMERCIJALNI RAČUNARI** Računarska industrija se rodila pedesetih godina 20. veka, sa dve kompanije, Sperry i IBM, koje su dominirale tržištem.

Eckert i Mauchly su 1947. godine formirali Eckert-Mauchly Computer Corporation da bi komercijalno proizvodili računare. Njihova prva uspešna mašina bio je UNIVAC I (Universal Automatic Computer), koji je Bureau of Census angažovao za proračune 1950. godine. Eckert-Mauchly Computer Corporation postala je deo sektora UNIVAC u Sperry-Rand Corporation, koji je nastavio da pravi serije mašina naslednica.

UNIVAC I je bio prvi uspešan komercijalni računar. Bio je namenjen, kao što mu i ime govori, za naučne i za komercijalne primene. U prvom članku u kome se opisuje sistem, navedeni su matrični algebarski proračuni, statistički problemi, obračuni premija za kompaniju životnog osiguranja i logistički problemi kao uzorak zadataka koje je on mogao da izvršava.

UNIVAC II, koji je imao veći kapacitet memorije i bolju performansu od UNIVAC-a I, isporučen je krajem 1950-ih godina i ilustruje više trendova koji su ostali karakteristika računarske industrije. Prvo, napredovanja u tehnologiji omogućavaju kompanijama da nastave da grade veće, moćnije računare. Drugo, svaka kompanija pokušava da pravi svoje nove mašine *kompatibilne unazad*<sup>6</sup> sa starijim mašinama. To znači da programi napisani za starije mašine mogu da se izvršavaju na novoj mašini. Ta strategija je usvojena u nadi da se zadrži baza kupaca; odnosno, kada kupac odluči da kupi noviju mašinu, on ili ona će je verovatno uzeti od iste kompanije kako bi izbegli gubljenje ulaganja u programe.

Sektor UNIVAC je takođe počeo razvoj serije računara 1100, koja je bila njegov glavni izvor prihoda. Ta serija ilustruje razliku koja je postojala jedno vreme. Prvi model, UNIVAC 1103 i njegovi naslednici, dugo su bili namenjeni prvenstveno za naučne primene, koje su obuhvatale dugačke i složene proračune. Druge kompanije su se usredsredile na poslovne primene, koji su obuhvatali obradu velikih količina tekstualnih podataka. Ta podela je uglavnom nestala, ali je izvesno vreme bila evidentna.

IBM, koji je bio glavni proizvođač opreme za obradu bušenih kartica, isporučio je svoj prvi elektronski računar sa unutrašnjim programom, model 701, 1953. godine. Model 701 bio je namenjen prvenstveno za naučne primene [BASH81]. IBM je 1955. godine uveo proizvod 702, koji je imao izvestan broj hardverskih svojstava pogodnih za poslovne primene. To su bili prvi od dugačkih serija računara 700/7000, koji su ustanovili IBM kao dominantnog proizvođača računara.

## Druga generacija: tranzistori

Prva velika promena u oblasti elektronskih računara došla je sa zamenom vakuumske cevi tranzistorom. Tranzistor je manji, jeftiniji i zrači manje toplote od vakuumske cevi, ali može da se koristi na isti način kao i vakuumska cev da bi se konstruisali računari. Za razliku od vakuumske cevi, koja zahteva žice, metalne pločice, stakleni omotač i vakuum, tranzistor je *poluprovodnički element*, napravljen od silicijuma.

<sup>6</sup> Takođe se zovu i *kompatibilne naniže*. Isti koncept, sa tačke gledišta starijeg sistema, zove se **kompatibilnost naviše**, ili *kompatibilnost unapred*.

Tabela 2.2 Generacije računara

Generacija	Približni datumi	Tehnologija	Tipična brzina (operacija u sekundi)
1	1946-1957	Vakuumska cev	40000
2	1958-1964	Tranzistor	200000
3	1965-1971	Mali i srednji stepen integracije	1000000
4	1972-1977	Visok stepen integracije	10000000
5	1978-1991	Veoma visok stepen integracije	100000000
6	1991-	Ultra visoki stepen integracije	1000000000

Tranzistor je pronađen 1947. godine u Bell Labs i do pedesetih je lansirao elektronsku revoluciju. Međutim, potpuno tranzistorizovani računari nisu bili komercijalno raspoloživi sve do kasnih 1950-ih godina. IBM opet nije bila prva kompanija koja je isporučila novu tehnologiju. NCR i, još uspešnija, RCA bile su vodeće sa nekim malim tranzistorskim mašinama. IBM ih je uskoro sledio sa serijom 7000.

Upotreba tranzistora definiše *drugu generaciju* računara. Postalo je široko prihvaćeno da se računari klasifikuju na osnovu upotrebene fundamentalne hardverske tehnologije (tabela 2.2). Svaku novu generaciju odlikovali su veća performansa obrade, veći kapacitet memorije i manje dimenzije od one prethodne.

Ali, postoje i druge promene. U drugoj generaciji uvedeni su složenije aritmetičko-logičke i upravljačke jedinice, upotreba jezika za programiranje visokog nivoa i obezbeđenje *sistemskog softvera* uz računar. Uopšteno govoreći, sistemski softver je obezbedio sposobnost da se programi unesu u računar, podaci pomere ka perifernim uređajima i da biblioteke izvedu uobičajena računanja, slično načinu na koji to čine savremeni operativni sistemi, kao što su Windows i Linux.

Drugu generaciju takođe vredni spomenuti zbog pojave kompanije Digital Equipment Corporation (DEC). DEC je osnovan 1957. godine i te godine je isporučio svoj prvi računar, PDP-1. Taj računar i ta kompanija započeli su fenomen miniračunara koji će postati tako istaknut u trećoj generaciji.

**IBM 7094** Od uvođenja serije 700 1952. godine, do poslednjeg člana serije 7000 1964. godine, IBM-ova proizvodna linija je doživela evoluciju koja je tipična za računarske proizvode. Naredni članovi proizvodne linije su pokazivali povećanu performansu, povećan kapacitet i /ili nižu cenu.

U tabeli 2.3 ilustrovan je taj trend. Veličina glavne memorije, u umnošcima od po  $2^{10}$  36-bitnih reči, rasla je od 2K ( $1K = 2^{10}$ ) do 32K reči<sup>7</sup>, dok je vreme potrebno da se pristupi jednoj reči memorije, *vreme memorijskog ciklusa*, opalo sa 30  $\mu$ s na 1,4  $\mu$ s. Broj kodova operacije je porastao sa skromnih 24 na 185.

Poslednja kolona pokazuje relativnu brzinu izvršenja centralne procesorske jedinice (CPU). Poboljšanja u brzini postignuta su pomoću poboljšane elektronike (odnosno, tranzistorska implementacija je brža od implementacije pomoću vakuum-

<sup>7</sup> Rasprava o upotrebama numeričkih prefiksa, kao što su kilo i giga, postoji u dokumentu za podršku na Computer Science Resource Site na [WilliamStallings.com/StudentSupport.html](http://WilliamStallings.com/StudentSupport.html).

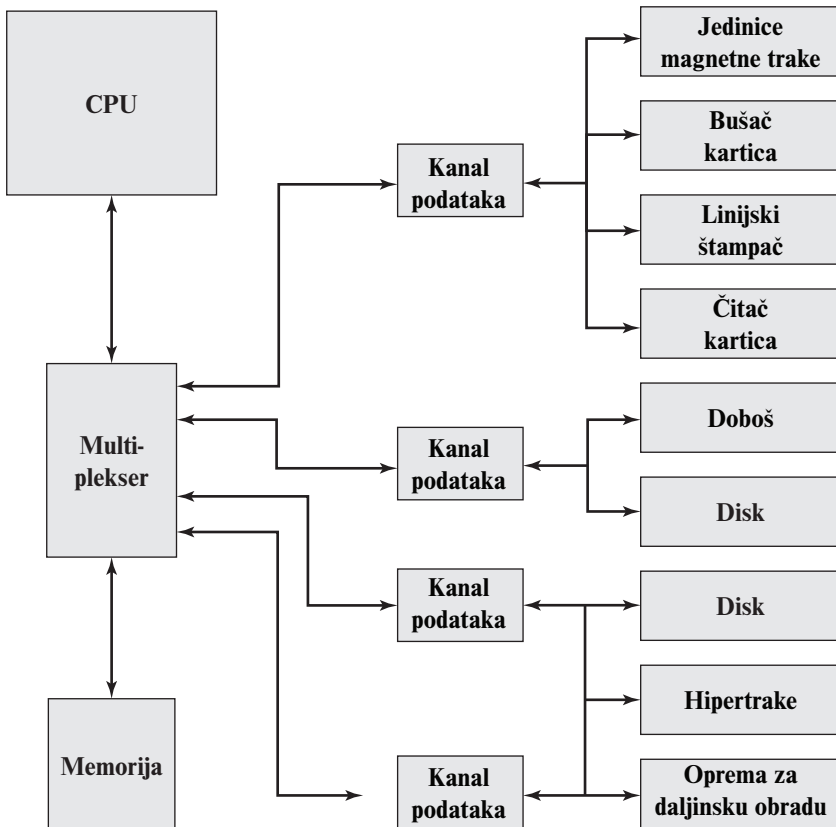
Tabela 2.3 Primeri članova serija IBM 700/7000

Broj modela	Prva isporuka	Tehnologija CPU	Memorijska tehnologija	Vreme ciklusa ( $\mu$ s)	Veličina memorije (K)	Broj kodova operacije	Broj indeks registara	Ožičen pokretni zarez	U/I preklapanje (kanali)	Preklapanje donošenja instrukcija	Brzina (relativno prema 701)
701	1952	Vakuumske cevi	Elektrostatičke cevi	30	2-4	24	0	ne	ne	ne	1
704	1955	Vakuumske cevi	Jezgro	12	4-32	80	3	da	ne	ne	2,5
709	1958	Vakuumske cevi	Jezgro	12	32	140	3	da	da	ne	4
7090	1960	Tranzistor	Jezgro	2,18	32	169	3	da	da	ne	25
7094 I	1962	Tranzistor	Jezgro	2	23	185	7	da (dvostruka tačnost)	da	da	30
7094 II	1964	Tranzistor	Jezgro	1,4	32	185	7	da (dvostruka tačnost)	da	da	50

skih cevi) i složenijih kola. Na primer, IBM 7094 uključuje Instruction Backup Register, koji se koristi kao bafer za sledeću instrukciju. Upravljačka jedinica donosi dve susedne reči iz memorije u okviru jednog donošenja instrukcije. Izuzev pojavljivanja instrukcije grananja, što je obično retko, to znači da upravljačka jedinica ima pristup memoriji zbog instrukcije u samo jednoj polovini ciklusa. To donošenje unapred značajno smanjuje prosečno vreme ciklusa instrukcije.

Ostatak kolona iz tabele 2.3 postaće jasniji u nastavku teksta.

Na slici 2.5 prikazana je velika konfiguracija (sa mnogo perifernih uređaja) računara IBM 7094, koji je predstavnik druge generacije računara [BELL71a]. Vredno je spomenuti i neke razlike u odnosu na računar IAS. Najvažnija od njih je upotreba **kanala podataka**. Kanal podataka je nezavisan U/I modul sa sopstvenim procesorom i skupom instrukcija. U računarskom sistemu sa takvim uređajima, CPU ne izvršava detaljne U/I instrukcije. Takve instrukcije se skladište u glavnoj memoriji da bi ih izvršio procesor specijalne namene u samom kanalu podataka. CPU inicijalizuje U/I prenos slanjem upravljačkog signala ka kanalu podataka, upućujući ga da izvrši niz instrukcija u memoriji. Kanal podataka izvršava svoj zadatak nezavisno od CPU-a i signalizira CPU-u kada je operacija završena. Taj aranžman oslobađa CPU od značajnog opterećenja obrade.



Slika 2.5 Konfiguracija IBM 7094

Drugo novo svojstvo je **multiplekser**, koji je centralna završna tačka za kanale podataka, CPU i memoriju. Multiplekser raspoređuje pristup memoriji od strane CPU-a i kanala podataka, dozvoljavajući tim uređajima da dejstvuju nezavisno.

### Treća generacija: integrisana kola

Jedan, samostalan tranzistor, zove se *diskretna komponenta*. U toku pedesetih i ranih šezdesetih godina, elektronska oprema se sastavljala uglavnom od diskretnih komponentata - tranzistora, otpornika, kondenzatora i tako dalje. Diskretne komponente su se proizvodile zasebno, pakovane u sopstvenim kućištima i lemile su se ili ožičavale zajedno na pločama sa kolima, koje su se onda instalirale u računarima, osciloskopima i drugoj elektronskoj opremi. Kad god bi elektronskom uređaju bio potreban tranzistor, mala metalna cev koja sadrži komad silicijuma veličine glave čiode morala je da se zalemi na ploču sa kolima. Celokupan proizvodni proces, od tranzistora do ploče sa kolima, bio je skup i nezgrapan.

Te životne činjenice počele su da stvaraju probleme u računarskoj industriji. Prvi računari druge generacije sadržali su oko 10000 tranzistora. Ta cifra je narasla na stotine hiljada, što je činilo proizvodnju novijih, moćnijih mašina sve težom.

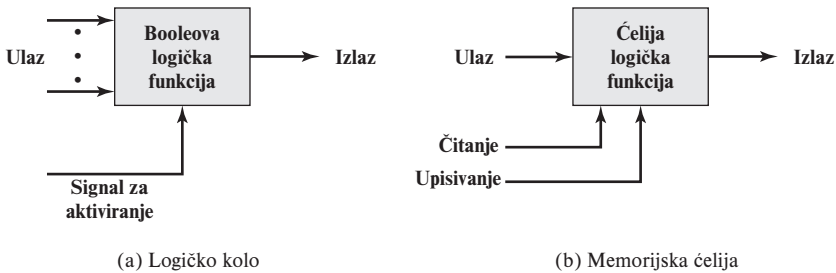
1958. godine desilo se nešto što je predstavljalo revoluciju u elektronici i otpočelo eru mikroelektronike: pronađeno je integrisano kolo. Integrisano kolo je definisalo treću generaciju računara. U ovom odeljku ćemo dati kratak uvod u tehnologiju integrisanih kola. Onda ćemo razmotriti dva možda najvažnija člana treće generacije, od kojih su oba uvedena na početku te ere: IBM System/360 i DEC PDP-8.

**MIKROELEKTRONIKA** Mikroelektronika doslovno znači "mala elektronika". Od samih početaka digitalne elektronike i računarske industrije, postojao je istrajan i dosledan trend ka smanjenju veličine elektronskih kola. Pre ispitivanja implikacija i koristi od tog trenda, treba nešto da kažemo o prirodi digitalne elektronike. Detaljnija rasprava nalazi se u dodatku B.

Kao što znamo, osnovni elementi digitalnog računara moraju da izvode funkcije skladištenja, pomeranja, obrade i upravljanja. Potrebne su samo dve osnovne vrste komponentata (slika 2.6): logička kola i memorijske ćelije. Logičko kolo je uređaj koji implementira Bulovsku ili logičku funkciju, kao što je  $IF A AND B ARE TRUE THEN C IS TRUE$  (logičko kolo AND). Takvi uređaji se zovu i *kapijama* (engl. *gates*) zato što upravljaju tokom podataka na sličan način kao što to čine kapije. Memorijska ćelija je uređaj koji može da skladišti jedan bit podataka; to znači da uređaj može da bude u jednom od dva stabilna stanja u bilo koje vreme. Međusobnim povezivanjem velikog broja tih osnovnih uređaja, možemo da konstruišemo računar. To bismo mogli da stavimo u odnos sa naše četiri osnovne funkcije na sledeći način:

- **Skladištenje podataka:** obezbeđuju memorijske ćelije.
- **Obrada podataka:** obezbeđuju logička kola.
- **Pomeranje podataka:** putanje između komponentata koriste se za pomeranje podataka od memorije do memorije i od memorije kroz logička kola do memorije.
- **Upravljanje:** putanje između komponentata mogu da prenose upravljačke signale. Na primer, logičko kolo će imati jedan ili dva ulaza, plus ulaz za upravljački

signal koji ga aktivira. Kada je upravljački signal u uključenom (ON) stanju, logičko kolo izvodi svoju funkciju nad ulazima za podatke i proizvodi izlaz podataka. Slično tome, memorijska ćelija će skladištiti bit koji je na njenom ulaznomvodu kada je upravljački signal WRITE uključen (ON), a postaviće bit koji je u ćeliji na njen izlazni vod kada je upravljački signal READ uključen (ON).



Slika 2.6 Osnovni elementi računara

Dakle, računar se sastoji od logičkih kola, memorijskih ćelija i međusobnih veza tih elemenata. Logička kola i memorijske ćelije, sa svoje strane, konstruisane su od jednostavnih digitalnih elektronskih komponenata.

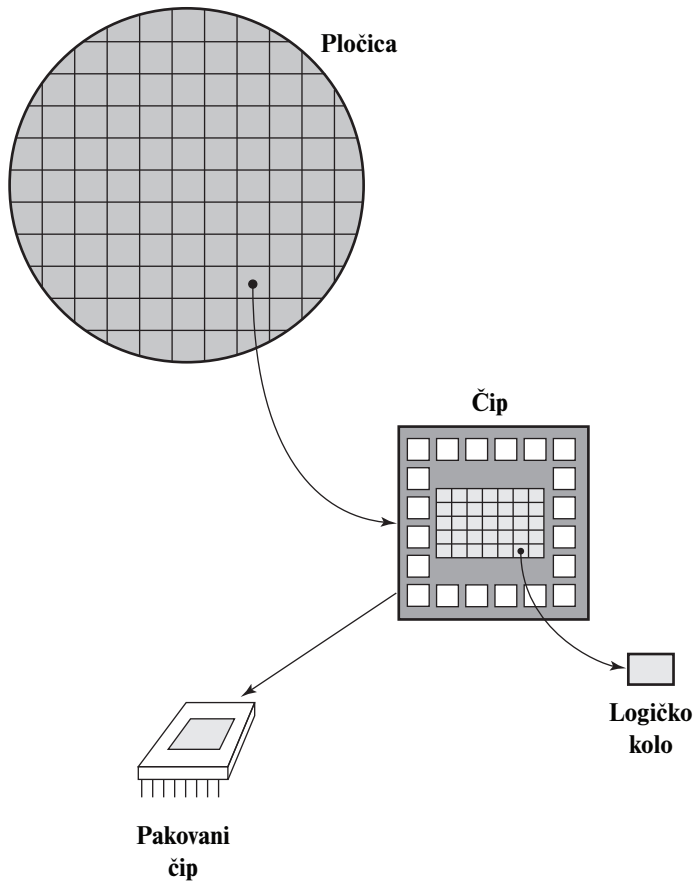
Kod integrisanih kola, koristi se činjenica da takve komponente kao što su tranzistori, otpornici i provodnici mogu da se naprave od poluprovodnika kao što je silicijum. Izrada čitavog kola na malom komadu silicijuma, umesto da se to isto kolo napravi sklapanjem posebnih komada od silicijuma, predstavlja samo malo proširenje veštine u radu sa poluprovodnicima. Mnogi tranzistori mogu istovremeno da se proizvedu na jednoj pločici silicijuma. Isto tako, važno je da ti tranzistori mogu da se povežu pomoću procesa metalizacije kako bi formirali elektronska kola.

Na slici 2.7 prikazani su ključni koncepti integrisanog kola. Tanka **pločica** silicijuma deli se na matricu malih površina, od kojih je svaka od po nekoliko kvadratnih milimetara. Identičan uzorak kola fabrikuje se u svakoj površini, a zatim se pločica seče na čipove. Svaki čip se sastoji od mnogo logičkih kola i/ili memorijskih ćelija, kao i izvesnog broja ulaznih i izlaznih tačaka za priključivanje. Taj čip se zatim pakuje u kućište koje ga štiti i obezbeđuje pinove za priključivanje na uređaje van čipa. Izvestan broj tih pakovanja onda može međusobno da se poveže na štampanoj ploči kako bi se proizvela veća i složenija kola.

U početku, samo nekoliko logičkih kola ili memorijskih ćelija moglo je da se pouzdano proizvede i zapakuje zajedno. Ta prva integrisana kola zovu se kola *niskog stepena integracije* (SSI, *small-scale integration*). Kako je vreme prolazilo, postajalo je moguće pakovati sve više i više komponenata na istom čipu. Taj porast u gustini ilustruje se na slici 2.8; to je jedan od najizuzetnijih tehnoloških trendova koji je ikada zabeležen<sup>8</sup>. Ta slika odražava čuveni Mooreov zakon, koji je 1965. godine predložio Gordon Moore, saosnivač Intela [MOOR65]. Moore je uočio da se broj tranzistora koji se mogao staviti na jedan čip udvostručavao svake godine i da bi se tačno predviđanje tog tempa moglo

<sup>8</sup> Zapazite da vertikalna osa koristi logaritamsku podelu. Osnovni pregled logaritamskih skala nalazi se u početničkom dokumentu iz matematike na stranici Computer Science Student Support Resource Site na lokaciji ComputerScienceStudent.com

nastaviti u bliskoj budućnosti. Na iznenađenje mnogih, uključujući tu i samog Moorea, tempo se nastavio iz godine u godinu i iz decenije u deceniju. U sedamdesetim, tempo se smanjio na udvostručavanje svakih 18 meseci, ali još uvek održava tu brzinu.

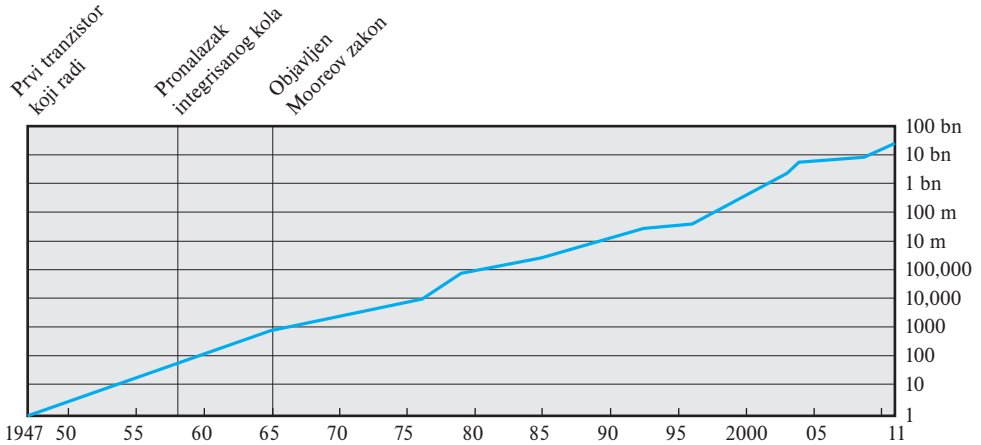


Slika 2.7 Odnos između pločice, čipa i logičkog kola

Posledice Moorevog zakona su ozbiljne:

1. Cena čipa ostala je skoro nepromenjena u ovom periodu brzog porasta gustine. To znači da je cena računarskih logičkih i memorijskih kola opala dramatičnom brzinom.
2. Brzina rada se povećala zato što se logički i memorijski elementi smeštaju međusobno bliže, na gušće pakovanim čipovima, pa je električna putanja skraćena.
3. Računar postaje manji, što ga čini pogodnijim za smeštanje u raznim okruženjima.
4. Smanjeni su zahtevi za električnom energijom i hlađenjem.
5. Međusobne veze na integrisanom kolu su mnogo pouzdanije od lemljenih spojeva. Sa više kola na čipu, ima manje veza između čipova.





Slika 2.8 Porast broja tranzistora na integrisanim kolima

**IBM SYSTEM/360** Do 1964. godine, IBM je čvrsto zagrizao u računarsko tržište sa svojom serijom mašina 7000. Te godine, IBM je najavio System/360, novu porodicu računarskih proizvoda. Mada najava sama po sebi nije bila nikakvo iznenađenje, ona je sadržala neke neprijatne novosti za postojeće IBM-ove kupce: proizvodna linija 360 nije bila kompatibilna sa starijim IBM-ovim mašinama. Zato je prelazak na 360 bio težak za postojeću bazu kupaca. To je bio hrabar korak za IBM, ali u jednoj takvoj kompaniji su osećali da je bilo potrebno raskinuti sa nekim od ograničenja arhitekture 7000 i proizvesti sistem sposoban da obuhvati novu tehnologiju integrisanih kola [PADE81, GIFF87]. Strategija se isplatila, kako finansijski, tako i tehnički. Sistem 360 bio je uspeh decenije i ustoličio je kompaniju IBM kao neosporno dominantnog proizvođača računara, sa delom tržišta od preko 70%. Pored toga, uz neke izmene i proširenja, arhitektura sistema 360 ostala je do današnjeg dana arhitektura IBM-ovih glavnih računara<sup>9</sup>. Primeri u kojima se koristi ta arhitektura mogu da se pronađu na nekoliko mesta u ovom tekstu.

System 360 bila je prva planirana porodica računara u industriji. Porodica je obuhvatala širok opseg performanse i cene. U tabeli 2.4 prikazane su neke od ključnih karakteristika različitih modela iz 1965. godine (svaki član porodice razlikuje se po broju modela). Modeli su bili kompatibilni u smislu da je program napisan za jedan model mogao da se izvrši na drugom modelu iz serije, sa jedinom razlikom u vremenu koje mu je za to bilo potrebno.

<sup>9</sup> Termin *glavni računar* (engl. *mainframe*) koristi se za veće, najmoćnije računare koji nisu superračunari. Tipične karakteristike glavnog računara su da on podržava veliku bazu podataka, ima razraden U/I hardver i koristi se u centralnom postrojenju za obradu podataka.

Tabela 2.4 Ključne karakteristike porodice System/360

Karakteristika	Model 30	Model 40	Model 50	Model 65	Model 75
Maksimalna veličina memorije (bajtovi)	64 K	256 K	256 K	512 K	512 K
Brzina podataka iz memorije (MB/s)	0,5	0,8	2,0	8,0	16,0
Vreme ciklusa procesora ( $\mu$ s)	1,0	0,625	0,5	0,25	0,2
Relativna brzina	1	3,5	10	21	50
Maksimalni broj kanala podataka	3	3	4	6	6
Maksimalna brzina podataka na jednom kanalu (KB/s)	250	400	800	1250	1250

Koncept porodice kompatibilnih računara bio je i inovativan i izuzetno uspešan. Kupac sa skromnim zahtevima i odgovarajućim budžetom mogao je da otpočne sa relativno jeftinim Modelom 30. Kasnije, ako bi se kupčevi zahtevi povećali, bilo je moguće da se nadogradi brža mašina sa više memorije, bez žrtvovanja ulaganja u već razvijen softver. Karakteristike porodice su sledeće:

- **Sličan ili istovetan skup instrukcija:** U mnogim slučajevima, tačno isti skup mašinskih instrukcija podržava se na svim članovima porodice. Dakle, program koji se izvršava na jednoj mašini, izvršavaće se i na svakoj drugoj. U nekim slučajevima, niži kraj porodice čini podskup onoga koji je na vrhu porodice. To znači da programi mogu da se pomeraju naviše, ali ne i naniže.
- **Sličan ili istovetan operativni sistem:** Isti osnovni operativni sistem je na raspolaganju za sve članove porodice. U nekim slučajevima, dodatna svojstva su pridružena vrhunskim članovima.
- **Povećanje brzine:** Brzina izvršavanja instrukcija se povećava, idući od nižih članova porodice ka višim.
- **Povećanje broja U/I portova:** Broj U/I portova raste, idući od nižih članova porodice ka višim.
- **Povećanje veličine memorije:** Veličina glavne memorije raste, idući od nižih članova porodice ka višim.
- **Povećanje cene:** U određenom trenutku, cena sistema raste, idući od nižih članova porodice ka višim.

Kako bi takav koncept porodice mogao da se implementira? Razlike se postižu na osnovu tri činioca: osnovne brzine, veličine i stepena istovremenosti [STEV64]. Na primer, veća brzina izvršenja date instrukcije mogla je da se dobije upotrebom složenijih kola u ALU, dozvoljavajući podoperacijama da se izvode paralelno. Drugi način povećavanja brzine bio je da se poveća širina putanje podataka između glavne memorije i CPU-a. Na Modelu 30, samo 1 bajt (8 bitova) mogao je da se istovremeno donese iz glavne memorije, dok je 8 bajtova moglo da se istovremeno donese na Modelu 75.

System/360 ne samo da je diktirao budući pravac IBM-a, nego je takođe imao značajan uticaj na čitavu industriju. Mnoga od njegovih svojstava postala su standard na drugim velikim računarima.

**DEC PDP-8** Iste godine kada je IBM isporučio svoj prvi System/360, pojavila se još jedna izuzetno značajna isporuka: PDP-8 iz kompanije Digital Equipment Corporation (DEC). U vreme kada je prosečan računar zahtevao klimatizovanu prostoriju, PDP-8 (nazvan u industriji miniračunarom, zbog mini suknje koja se tada pojavila) bio je dovoljno mali da je mogao da se smesti na laboratorijski sto, ili da se ugradi u neku drugu opremu. On nije mogao da uradi sve što i glavni računar, ali po ceni od 16000 USD, bio je dovoljno jeftin da je svaki laboratorijski tehničar mogao da ga ima. Suprotno od toga, serija glavnih računara System/360, koja je uvedena samo nekoliko meseci pre toga, koštala je na stotine hiljada dolara.

Niska cena i male dimenzije PDP-8 omogućile su drugim proizvođačima da kupe PDP-8 i integrišu ga u ukupni sistem radi ponovne prodaje. Ti drugi proizvođači postali su poznati kao **proizvođači originalne opreme (OEM)**, a tržište OEM je postalo i ostalo glavni segment računarskog tržišta.

PDP-8 je bio trenutni hit i stvorio je DEC-ovo bogatstvo. Ta mašina i drugi članovi porodice PDP-8 koji su sledili (pogledajte tabelu 2.5) postigli su proizvodni status koji je ranije bio rezervisan za IBM-ove računare, sa oko 50000 mašina prodatih u sledećih dvanaest godina. Kako se to kaže u DEC-ovoj službenoj istoriji, PDP-8 „je ustanovio koncept miniračunara, što je otvorilo put ka industriji vrednoj više milijardi dolara”. On je takode uspostavio DEC kao proizvođača miniračunara broj jedan, a u vreme kada je PDP-8 dostigao kraj svog uspešnog života, DEC je bio proizvođač računara broj dva, odmah iza IBM-a.

Suprotno od centralno komutirane arhitekture (slika 2.5) koju je koristio IBM na svojim sistemima 700/7000 i 360, kasniji modeli PDP-8 koristili su strukturu koja je sada skoro univerzalna za mikroračunare: strukturu magistrale. To je ilustrovano na slici 2.9. Magistrala PDP-8, koja se zove Omnibus, sastoji se od 96 različitih putanja za signale, koji se koriste da prenose upravljačke, adresne i signale podataka. S obzirom na to da sve komponente sistema dele zajednički skup putanja signala, njihovom upotrebom mora da upravlja CPU. Ta arhitektura je veoma fleksibilna, dozvoljavajući modulima da se uključuju na magistralu kako bi se pravile različite konfiguracije.

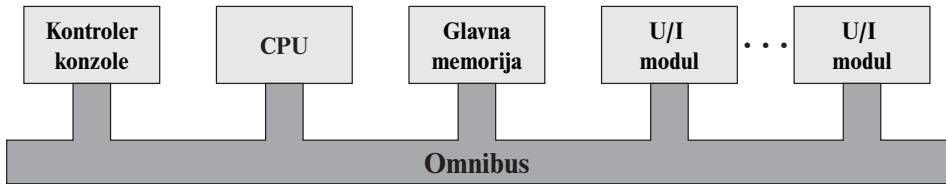
## Kasnije generacije

Posle treće generacije, postoji manja saglasnost u definisanju generacija računara. U tabeli 2.2 nagoveštava se da je postojao izvestan broj kasnijih generacija, zasnovano na napretku u tehnologiji integrisanih kola. Sa uvođenjem visokog stepena integracije (LSI), više od 1000 komponentata moglo je da se postavi na jednom čipu integrisanog kola. Veoma visok stepen integracije (VLSI) je dostigao više od 10000 komponentata po čipu, dok trenutno postojeći čipovi sa veoma visokim stepenom integracije (ULSI) mogu da sadrže više od milion komponentata.

Sa brzim tempom tehnologije, velikom brzinom uvođenja novih proizvoda i značajem softvera i komunikacija kao i hardvera, klasifikacija po generacijama postaje manje jasna i manje značajna. Moglo bi se reći da je komercijalna primena novih razvoja za rezultat imala veliku promenu u ranim sedamdesetim godinama, i da se rezultati tih promena još uvek koriste. U ovom odeljku, od tih rezultata spomenućemo dva najznačajnija.

Tabela 2.5 Evolucija PDP-8

Model	Prva isporuka	Cena procesora + 4 K 12-bitnih reči memorije (1000 USD)	Brzina podataka iz memorije (reči/μs)	Zapremina (kubne stope)	Inovacije i poboljšanja
PDP-8	4/65	16,2	1,26	8,0	Automatska proizvodnja sa namotanom žicom
PDP-8/5	9/66	8,79	0,08	3,2	Serijska implementacija instrukcija
PDP-8/1	4/68	11,6	1,34	8,0	Kola srednjeg stepena integracije
PDP-8/L	11/68	7,0	1,26	2,0	Manji kabinet
PDP-8/E	3/71	4,99	1,52	2,2	Omnibus
PDP-8/M	6/72	3,69	1,52	1,8	Upola manji kabinet sa manje slotova od 8/E
PDP-8/A	1/75	2,6	1,34	1,2	Poluprovodnička memorija; procesor za rad u pokretnom zarezu



Slika 2.9 Struktura magistrale PDP-8

**POLUPROVODNIČKA MEMORIJA** Prva primena tehnologije integriranih kola u oblasti računara bila je konstrukcija procesora (upravljачka jedinica i aritmetička i logička jedinica) od čipova integriranih kola. Ali, takođe je otkriveno da bi ta ista tehnologija mogla da se upotrebi za konstruisanje memorija.

Pedesetih i šezdesetih godina, većina računarskih memorija bila je konstruisana od malih prstenova od feromagnetnog materijala, prečnika od oko jedne šesnaestine inča. Ti prstenovi bili su nanizani na rešetki od finih žica rastegnutih na malim pregradama unutar računara. Namagnetisan u jednom smeru, prsten (koji se zvao *jezgro*) predstavljao je jedinicu; namagnetisan u suprotnom smeru, predstavljao je nulu. Memorija od magnetskih jezgara bila je prilično brza; bio je potreban samo milioniti deo sekunde da se pročita bit uskladišten u memoriji. Ali, ona je bila skupa, glomazna i koristila je destruktivno očitavanje: jednostavan čin čitanja jezgra brisao je podatak uskladišten u njemu. Bilo je, dakle, potrebno da se instalira kolo za ponovno uspostavljanje podatka čim bi se on izvukao.

Onda je, 1970. godine, Fairchild proizveo prvu poluprovodničku memoriju relativno velikog kapaciteta. Taj čip, veličine približno jednog jezgra, mogao je da drži 256 bitova memorije. On nije bio destruktivan i bio je mnogo brži od jezgra. Bilo je potrebno samo 70 milijarditih delova sekunde da se pročita bit. Međutim, cena po bitu bila je veća od one kod jezgra.

Godine 1974. desilo se nešto neobično: cena poluprovodničke memorije po bitu pala je ispod cene po bitu memorije od jezgara. Posle toga, postoji stalan i brz pad cene memorije, praćen odgovarajućim porastom fizičke gustine memorije. To je bio put ka manjim, bržim mašinama sa veličinama memorije kakvu su imale veće i skuplje mašine, u vremenskom razmaku od samo nekoliko godina. Razvoj u memorijskoj tehnologiji, zajedno sa razvojem u procesorskoj tehnologiji, o kome će se govoriti dalje u tekstu, promenili su prirodu računara u vremenu manjem od decenije. Mada glomazni, skupi računari ostaju deo pejzaža, računar je sa kancelarijskim mašinama i personalnim računarima, takođe došao i do „krajnjeg korisnika”.

Od 1970. godine, poluprovodnička memorija je prošla kroz 11 generacija: 1K, 4K, 16K, 64K, 256K, 1M, 4M, 16M, 64M, 256M, 1G, 4G i, u trenutku pisanja ovog teksta, 16Gbitova na jednom čipu ( $1K = 2^{10}$ ,  $1M = 2^{20}$ ,  $1G = 2^{30}$ ). Svaka generacija je imala četiri puta veću gustinu od prethodne generacije, praćenu smanjivanjem cene po bitu i smanjivanjem vremena pristupa.

**MIKROPROCESORI** Baš kao što je gustina elemenata na memorijskim čipovima stalno rasla, to se isto dešavalo i sa gustinom elemenata na procesorskim čipovima. Kako je vreme prolazilo, sve više i više elemenata bilo je smeštano na svakom čipu, tako da je sve manje i manje čipova bilo potrebno da se konstruiše procesor računara.

Prodor je napravljen 1971. godine, kada je intel razvio svoj čip 4004. To je bio prvi čip koji je sadržao *sve* komponente CPU na jednom čipu: rodio se mikroprocesor.

Mikroprocesor 4004 može da sabere dva 4-bitna broja i može da množi samo pomoću ponavljajućeg sabiranja. Po današnjim standardima, 4004 je beznačajno primitivan, ali on je označio početak trajne evolucije mikroprocesorske sposobnosti i moći.

Ta evolucija može najlakše da se vidi u broju bitova sa kojima procesor radi istovremeno. Ne postoji baš jasna mera, ali za to je možda najbolja širina magistrale podataka: broj bitova podataka koji mogu istovremeno da se donesu u procesor, ili pošalju van njega. Druga mera je broj bitova u akumulatoru ili u skupu registara opšte namene. Te mere često, ali ne uvek, koincidiraju. Na primer, razvijen je veliki broj mikroprocesora koji rade na 16-bitnim brojevima u registrima, ali mogu da čitaju ili upisuju samo po 8 bitova istovremeno.

Sledeći važan korak u evoluciji mikroprocesora bio je kada je Intel 1972. godine uveo 8008. To je bio prvi 8-bitni mikroprocesor, gotovo dva puta složeniji od 4004.

Nijedan od tih koraka nije imao uticaj na sledeći veliki događaj: kada je 1974. godine uveden Intel 8080. To je bio prvi mikroprocesor opšte namene. Dok su 4004 i 8008 bili projektovani za specifične primene, 8080 je konstruisan da bude CPU mikroracunara opšte namene. Kao i 8008, 8080 je 8-bitni mikroprocesor. Međutim, 8080 je brži, ima bogatiji skup instrukcija i veće sposobnosti za adresiranje.

Približno u isto vreme, počeo je razvoj 16-bitnih mikroprocesora. Međutim, moćni 16-bitni mikroprocesori opšte namene pojavili su se tek krajem sedamdesetih godina. Jedan od njih bio je 8086. Sledeći korak u tom pogledu dogodio se 1981. godine, kada su Bell Labs i Hewlett-Packard razvili 32-bitni mikroprocesor na jednom čipu. Intel je svoj 32-bitni mikroprocesor, 80386, uveo 1985. godine (tabela 2.6).

**Tabela 2.6** Evolucija Intelovih mikroprocesora

**(a) Procesori 1970-ih godina**

	<b>4004</b>	<b>8008</b>	<b>8080</b>	<b>8086</b>	<b>8088</b>
Uveden	1971	1972	1974	1978	1979
Brzine generatora takta	108 kHz	108 kHz	2 MHz	5 MHz, 8 MHz 10 MHz	5 MHz, 8 MHz
Širina magistrale	4 bita	8 bitova	8 bitova	16 bitova	8 bitova
Broj tranzistora	2300	3500	6000	29000	29000
Karakteristična veličina (μm)	10		6	3	6
Adresibilna memorija	640 bajtova	16 KB	64 KB	1 MB	1 MB

**(b) Procesori 1980-ih godina**

	<b>80286</b>	<b>386 TM DX</b>	<b>386 TM SX</b>	<b>486 TM DX CPU</b>
Uveden	1982	1985	1988	1989
Brzine generatora takta	6 MHz-12,5 MHz	16 MHz-33 MHz	16 MHz-33 MHz	25 MHz-50 MHz
Širina magistrale	16 bitova	32 bita	16 bitova	32 bita
Broj tranzistora	134000	275000	275000	1,2 miliona
Karakteristična veličina (μm)	1,5	1	1	0,8 - 1
Adresibilna memorija	16 megabajtova	4 gigabajta	16 megabajtova	4 gigabajta
Virtuelna memorija	1 gigabajt	64 terabajta	64 terabajta	64 terabajta
Keš	-	-	-	8 kB

Tabela 2.6 Nastavak

## (c) Procesori 1990-ih godina

	486 TM SX	Pentium	Pentium Pro	Pentium II
Uveden	1991	1993	1995	1997
Brzine generatora takta	16 MHz-33 MHz	60 MHz-166 MHz	150 MHz-200 MHz	200 MHz-300 MHz
Širina magistrale	32 bita	32 bita	64 bita	64 bita
Broj tranzistora	1,185 miliona	3,1 milion	5,5 miliona	7,5 miliona
Karakteristična veličina (μm)	1	0,8	0,6	0,35
Adresibilna memorija	4 gigabajta	4 gigabajta	64 gigabajta	4 gigabajta
Virtuelna memorija	64 terabajta	64 terabajta	64 terabajta	64 terabajta
Keš	8 kB	8 kB	512 kB L1 i 1 MBL2	512 kB L2

## (d) Noviji procesori

	Pentium III	Pentium 4	Core 2 Duo	Core i7 EE 990
Uveden	1999	2000	2006	2011
Brzine generatora takta	450-660 MHz	1,3-1,8 GHz	1,06-1,2 GHz	3,5 GHz
Širina magistrale	64 bita	64 bita	64 bita	64 bita
Broj tranzistora	9, 5 miliona	42 miliona	167 miliona	1170 miliona
Karakteristična veličina (nm)	250	180	65	32
Adresibilna memorija	64 gigabajta	64 gigabajta	64 gigabajta	64 gigabajta
Virtuelna memorija	64 terabajta	64 terabajta	64 terabajta	64 terabajta
Keš	512 KBL2	256 kB L2	2 MB L2	1,5 MB L2/12 MB L3

## 2.2 PROJEKTOVANJE ZA PERFORMANSU

Iz godine u godinu, cena računarskih sistema nastavlja dramatično da pada, dok performansa i kapacitet tih sistema nastavljaju neverovatno da rastu. Današnji laptop računari imaju računarsku moć IBM-ovog glavnog računara od pre 10 do 15 godina. Dakle, imamo skoro „besplatnu” računarsku moć. Procesori su tako jeftini da sada imamo mikroprocesore na bacanje. Digitalni test trudnoće je jedan od takvih primera (jednom se upotrebi i onda baci). A ta tehnološka „revolucija koja teče”, omogućila je razvoj aplikacija izuzetne složenosti i snage. Na primer, aplikacije za stone sisteme koje zahtevaju veliku moć današnjih mikroprocesora uključuju:

- obradu slike;
- prepoznavanje govora;
- video konferencije;
- multimedijско izdavaštvo;
- glasovno i video komentarisanje datoteka;
- simulaciono modelovanje.

Sistemi radnih stanica sada podržavaju veoma sofisticirane inženjerske i naučne aplikacije, kao i simulacione sisteme, i imaju sposobnost da podržavaju aplikacije obrade slike i videa. Pored toga, poslovanja se oslanjaju na sve moćnije servere za obradu transakcija i baza podataka i za podršku masovnih mreža klijent/server koje su zamenile ogromne računarske centre sa glavnim računarima od prethodnih godina.

Ono što je zapanjujuće u svemu tome, iz perspektive organizacije i arhitekture računara, je to što su, sa jedne strane, osnovni građivni blokovi za današnja računarska čuda skoro isti kao oni za računar IAS od pre preko 50 godina, dok su, sa druge strane, tehnike za ceđenje poslednje kapi performanse iz materijala pri ruci postale izuzetno sofisticirane.

To zapažanje služi kao vodeći princip za predstavljanje materijala u ovoj knjizi. Kako napredujemo kroz različite elemente i komponente računara, idemo ka dva cilja. Prvo, u knjizi se objašnjavaju osnovne funkcionalnosti u svakoj oblasti koja se razmatra i drugo, u njoj se istražuju one tehnike koje se zahtevaju da bi se postigla maksimalna performansa. U ostatku ovog odeljka, istaći ćemo neke od pokretačkih činilaca potrebe da se projektuje za performansu.

## Brzina mikroprocesora

Ono što procesorima Intel x86 ili IBM-ovim glavnim računarima daje tako zapanjujuću snagu je uporna potera proizvođača čipova za brzinom. Evolucija tih mašina nastavlja da sledi Mooreov zakon koji smo ranije spomenuli. Sve dok taj zakon važi, proizvođači čipova mogu da lansiraju novu generaciju čipova svake tri godine - sa četiri puta više tranzistora. U memorijskim čipovima, to je svake tri godine učetvorostručilo kapacitet dinamičkih memorija sa direktnim pristupom (DRAM), još uvek osnovne tehnologije za glavnu memoriju računara. U oblasti mikroprocesora, dodavanje novih kola i povećanje brzine koje dolazi kao posledica smanjivanja rastojanja između njih, poboljšalo je performansu četiri ili pet puta svake tri godine od kada je Intel lansirao svoju porodicu x86 1978. godine.

Ali, sirova brzina mikroprocesora sama po sebi neće omogućiti da se dostigne njegova krajnja mogućnost, sem ako se on ne hrani konstantnim tokom zadataka koje treba da izvrši, u obliku računarskih instrukcija. Sve što se nađe na putu tom glatkom toku, podriiva snagu procesora. Prema tome, dok su proizvođači čipova bili zaposleni učeći kako da proizvedu čipove sve veće i veće gustine, projektanti procesora moraju da pronađu sve razrađenije tehnike za hranjenje čudovišta. Među tehnikama ugrađenim u savremene procesore, nalaze se sledeće:

- **Protočna obrada:** Sa protočnom obradom, procesor može istovremeno da radi na više instrukcija. Procesor vremenski preklapa operacije tako što pomera podatke ili instrukcije kroz konceptualni protok u kome se svi stepeni protoka obrađuju istovremeno. Na primer, dok se jedna instrukcija izvršava, procesor dekoduje sledeću instrukciju.
- **Previđanje grananja:** procesor gleda unapred u kôd instrukcija donesen iz memorije i predviđa koje grane ili grupe instrukcija će biti verovatno sledeće za obradu. Ako procesor u najvećem delu vremena tačno pogađa, on može unapred da donese tačne instrukcije i stavi ih u bafer, tako da se procesor stalno drži zapo-



slenim. U savršenijim primerima te strategije predviđa se ne samo sledeća grana, nego i više grana unapred. Dakle, predviđanje grananja povećava količinu rada koji je na raspolaganju procesoru za izvršenje.

- **Analiza toka podataka:** procesor analizira koje instrukcije zavise jedna od druge, u pogledu rezultata svake od njih, ili podataka, da bi optimizovao raspored instrukcija. U stvari, instrukcije se raspoređuju da bi se izvršavale kada su spremne, nezavisno od prvobitnog redosleda u programu. To sprečava nepotrebna kašnjenja.
- **Spekulativno izvršavanje:** korišćenjem predviđanja grananja i analize toka podataka, neki procesori spekulativno izvršavaju instrukcije unapred, pre njihovog stvarnog pojavljivanja u izvršenju programa, držeći rezultate u privremenim lokacijama. To omogućava procesoru da drži svoje delove za izvršavanje zaposlenim koliko god je moguće, izvršavanjem instrukcija koje će verovatno biti potrebne.

Te i druge usavršene tehnike postale su potrebne zbog velike moći procesora. One omogućavaju da se iskoristi sirova brzina procesora.

## Ravnoteža performanse

Dok je snaga procesora napredovala vratolomnom brzinom, druge kritične komponente računara nisu držale korak. Rezultat je potreba da se potraži ravnoteža performanse: podešavanje organizacije i arhitekture da se kompenzuje nepodudarnost sposobnosti raznih komponenata.

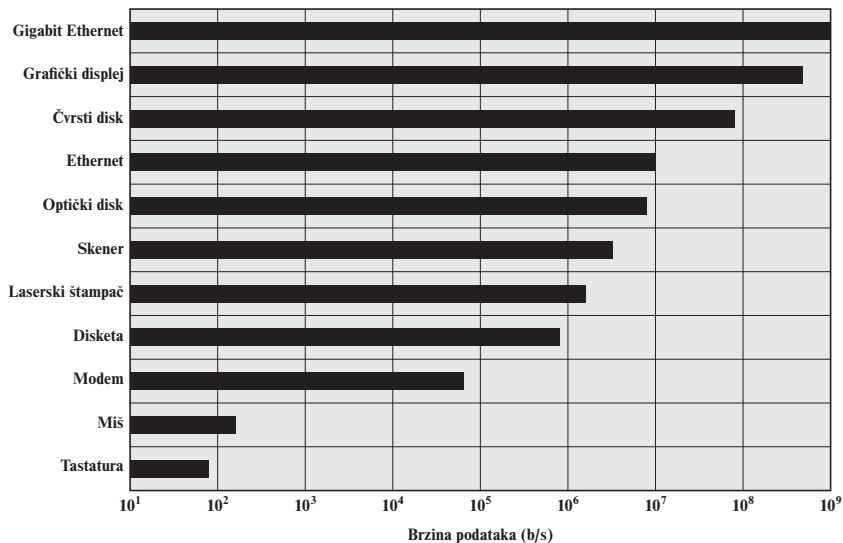
Nigde problem stvoren takvim nepodudarnostima nije ozbiljniji nego u interfejsu između procesora i glavne memorije. Dok je brzina procesora naglo rasla, brzina kojom su podaci mogli da se prenose između glavne memorije i procesora znatno je zaostajala. Interfejs između procesora i glavne memorije je najkritičnija putanja za ceo računar zato što je on odgovoran za prenošenje konstantnog toka instrukcija i podataka programa između memorijskih čipova i procesora. Ako memorija ili putanja ne uspe da drži korak sa upornim zahtevima procesora, procesor će se zaustaviti u stanju čekanja, a dragoceno vreme za obradu će se izgubiti.

Arhitekta sistema može da napadne taj problem na više načina, od kojih se svi odražavaju u savremenim konstrukcijama računara. Razmotrite sledeće primere:

- Povećati broj bitova koji se odjednom izvlače, praveći DRAM memorije “širim”, a ne “dubljim” i koristeći široke putanje podataka na magistrali.
- Promeniti interfejs DRAM memorije da bude efikasniji, uključivanjem keš memorije<sup>10</sup> ili neke druge šeme baferovanja na DRAM čip.
- Smanjiti učestalost pristupa memoriji ugrađivanjem sve složenijih i efikasnijih struktura keša između procesora i glavne memorije. To uključuje ugrađivanje jedne ili više keš memorija na procesorskom čipu, kao i keša izvan čipa, blizu samog procesora.
- Povećati propusni opseg međusobne veze između procesora i memorije korišćenjem magistrala većih brzina i hijerarhije magistrala da bi se baferovao i strukturirao tok podataka.

<sup>10</sup> Keš je relativno mala brza memorija koja se umeće između veće, sporije memorije i logike koja pristupa većoj memoriji. U kešu stoje podaci kojima se nedavno pristupilo i projektovan je tako da ubrza sledeće pristupe istim podacima. O keš memorijama se govori u poglavlju 4.

Drugo područje na koje se usredsređuje projektovanje jeste upravljanje U/I uređajima. Kako računari postaju sve brži i sposobniji, razvijaju se usavršenije aplikacije koje podržavaju upotrebu perifernih uređaja sa intenzivnim U/I zahtevima. Na slici 2.10 dati su neki primeri tipičnih perifernih uređaja u upotrebi na personalnim računarima i radnim stanicama. Ti uređaji stvaraju ogromne zahteve za propustljivošću podataka. Mada savremena generacija procesora može da opsluži podatke koje izbacuju ti uređaji, ostaje problem pomeranja tih podataka između procesora i perifernih uređaja. Strategije ovde uključuju šeme za keširanje i baferovanje, a uz to i upotrebu magistrala za međusobno povezivanje većih brzina i razrađenijih struktura. Pored toga, upotreba višeprosorskih konfiguracija može da pomogne u zadovoljavanju U/I zahteva.



Slika 2.10 Tipične brzine U/I uređaja

Ključ za sve to je ravnoteža. Projektanti se stalno bore da uravnoteže propusnu moć i zahteve za obradom procesorskih komponenta, glavne memorije, U/I uređaja i struktura za međusobno povezivanje. Taj projekat mora uvek ponovo da se razmatra da bi se izašlo na kraj sa dva stalno obuhvaćena činioca:

- Brzine kojima se performansa menja u različitim tehnološkim oblastima (procesor, magistrale, memorija, periferni uređaji) znatno se razlikuju od jedne do druge vrste elemenata.
- Nove aplikacije i novi periferni uređaji stalno menjaju prirodu zahteva u sistemu, u smislu tipičnog profila instrukcije i obrasca pristupanja podacima.

Dakle, projektovanje računara je oblik umetnosti koja se stalno razvija. U ovoj knjizi pokušavamo da predstavimo temelje na kojima se zasniva taj oblik umetnosti i da damo pregled trenutnog stanja u toj oblasti.

## Poboljšanja u organizaciji i arhitekturi čipa

Dok se projektanti bore sa izazovom uravnotežavanja performanse procesora sa performansama glavne memorije i ostalih komponenata računara, ostaje potreba da se povećava brzina procesora. Za postizanje povećanih brzina procesora postoje tri pristupa:

- Povećati hardversku brzinu procesora. To povećanje je u osnovi posledica smanjivanja veličine logičkih kola na procesorskom čipu, tako da se može više logičkih kola tešnje upakovati zajedno i povećati brzina generatora takta. Kada su logička kola bliža jedna drugima, vreme prostiranja signala se značajno smanjuje, što omogućava ubrzanje procesora. Povećanje brzine generatora takta znači da se pojedinačne operacije brže izvršavaju.
- Povećati veličinu i brzinu keš memorija koje su umetnute između procesora i glavne memorije. Posebno, namenjivanjem dela samog procesorskog čipa za keš, značajno se smanjuju vremena za pristup keš memoriji.
- Promeniti organizaciju i arhitekturu procesora tako da se poveća efektivna brzina izvršenja instrukcija. U opštem slučaju, to obuhvata korišćenje paralelizma, u jednom ili drugom obliku.

Preovlađujući činilac u dobicima performanse bio je tradicionalno u povećavanju brzine generatora takta i gustine logičkih kola. Međutim, kada se povećavaju brzina generatora takta i logička gustina, nastaju značajne brojne druge prepreke [INTE04b]:

- **Električno napajanje:** kako se gustina logičkih kola i brzina generatora takta povećavaju, to isto čini i gustina napajanja električnom energijom ( $W/cm^2$ ). Teškoća odvođenja toplote koju stvaraju veoma brzi čipovi velike gustine postaje ozbiljno konstruktivno pitanje [GIBB04, [BOR03].
- **RC kašnjenje:** brzina kojom elektroni u čipu mogu da teku između tranzistora ograničena je otpornošću i kapacitivnošću metalnih žica koje ih povezuju; posebno, kašnjenje se povećava kako raste proizvod RC. Kako se komponente na čipu smanjuju po veličini, žičane međusobne veze postaju tanje, što povećava njihovu otpornost. Isto tako, žice su međusobno sve bliže, što povećava kapacitivnost.
- **Memorijsko kašnjenje:** memorijske brzine kasne za procesorskim brzinama, o čemu smo već govorili.

Dakle, da bi se poboljšala performansa, treba staviti veći naglasak na pristupe organizaciji i arhitekturi. O tim tehnikama govori se u kasnijim poglavljima ove knjige.

Počevši od kasnih osamdesetih i zatim u oko 15 narednih godina, koristile su se dve glavne strategije da bi se performansa povećala više nego što može da se postigne prostim ubrzanjem generatora takta. Prvo, povećavao se kapacitet keš memorije. Sada je uobičajeno da postoje dva ili tri nivoa keša između procesora i glavne memorije. Kako se gustina čipa povećavala, sve više keš memorije se ugrađivalo u procesorski čip, omogućavajući brži pristup kešu. Na primer, na prvobitnom čipu Pentium bilo je namenjeno oko 10% površine čipa za keš. Na savremenim čipovima, za keš memorije odvojeno je oko polovinu površine čipa.

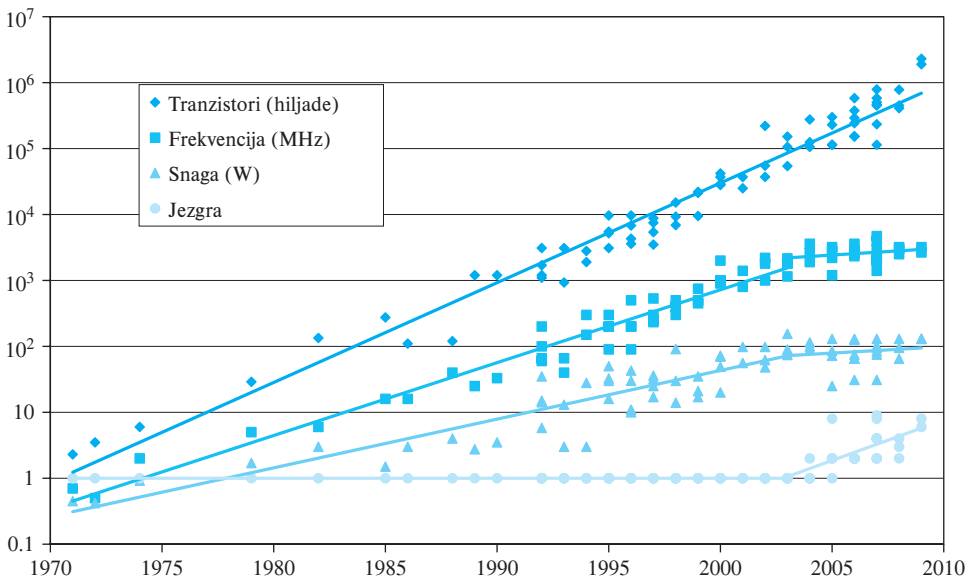
Drugo, logika za izvršenje instrukcija unutar procesora postajala je sve složenija da bi omogućila paralelno izvršavanje instrukcija u procesoru. Dva pristupa vredna

pažnje bila su protočna obrada i superskalarni pristup. Protočna obrada radi vrlo slično montažnoj liniji u proizvodnom postrojenju, omogućavajući da se različite faze izvršenja različitih instrukcija dešavaju u isto vreme duž protočne obrade. Superskalarni pristup u suštini dozvoljava više protočnih obrada unutar procesora, tako da instrukcije koje ne zavise jedna od druge mogu da se izvršavaju paralelno.

Do sredine devedesetih godina oba ova pristupa dostižu tačku opadajućeg dobitka. Unutrašnja organizacija savremenih procesora izuzetno je složena i u stanju je da iscedi mnogo paralelizma iz toka instrukcija. Izgleda verovatno da će dalja povećanja u tom pravcu biti relativno skromna [GIBB04]. Sa tri nivoa keš memorija na procesorskom čipu, gde svaki nivo ima značajan kapacitet, izgleda takođe da koristi od keša dostižu svoju granicu.

Međutim, prosto oslanjanje na povećavanje brzine generatora takta radi veće performanse vodi u problem potrošnje električne energije koji smo već spomenuli. Što je veća brzina generatora takta, to je veća potrošnja električne energije i neke osnovne fizičke granice već su dostignute.

Na slici 2.11 ilustrovani su pristupi o kojima smo govorili.<sup>11</sup> Gornja linija pokazuje da, prema Mooreovom zakonu, broj tranzistora na čipu nastavlja da raste eksponencijalno.<sup>12</sup> U međuvremenu, brzina generatora takta je umanjena, da bi se sprečilo dalje povećavanje potrošnje električne energije za napajanje. Da bi se nastavilo sa povećavanjem performanse, projektanti su morali da pronađu načine iskorišćenja sve većeg broja tranzistora, drugačijih od jednostavne izgradnje složenijih procesora. U novije vreme, odgovor je bio u razvoju računarskog čipa sa više jezgara.



Slika 2.11 Trendovi procesora

11 Zahvalan sam Prof. Kathy Yelick sa UC Berkeley, koja je pribavila ovaj grafik.

12 Pažljiviji čitalac će zapaziti da su vrednosti broja tranzistora na ovoj slici značajno manje od onih na slici 2.8. Ta slika prikazuje broj tranzistora za oblik glavne memorije poznat kao DRAM (o kome se govori u Poglavlju 5), koji podržava veću gustinu tranzistora od procesorskih čipova.

## 2.3 VIŠE JEZGARA, MIC I GPGPU

Imajući na umu sve teškoće navedene u prethodnim odeljcima, projektanti su se okrenuli potpuno novom pristupu poboljšavanja performanse: stavljanju više procesora na isti čip, sa velikom deljenom keš memorijom. Upotreba više procesora na istom čipu, što se takode zove i višestruka jezgra ili **multicore**, obezbeđuje mogućnost da se performansa poveća bez povećavanja brzine generatora takta. Rezultati studija ukazuju da je, unutar procesora, povećanje performansi približno proporcionalno kvadratnom korenu povećanja njegove složenosti [BORK03]. Ali, ako softver može da podrži efektivnu upotrebu više procesora, onda udvajanje broja procesora skoro udvaja performansu. Dakle, strategija je da se upotrebe dva jednostavnija procesora na čipu, a ne jedan složeniji procesor.

Pored toga, sa dva procesora opravdana je upotreba većih keš memorija. To je važno, zato što je potrošnja električne energije za memorijsku logiku na čipu mnogo manja od one za procesorsku logiku.

Kako gustina logičkih kola na čipu nastavlja da raste, nastavlja se i trend, kako ka više jezgara, tako i ka većim keš memorijama na istom čipu. Posle čipova sa dva jezgra, brzo su stigli oni sa četiri, pa sa 8, 16 i tako dalje. Kako keš memorije postaju sve veće, ima smisla napraviti, u cilju poboljšanja performanse, dva, a zatim i tri nivoa keš memorije na čipu, gde je prvi nivo namenjen pojedinačnom procesoru, a nivoi dva i tri se dele između svih procesora.

Proizvođači čipova sada prave ogroman skok unapred u pogledu broja jezgara, sa više od 50 po čipu. Skok u performansi, kao i izazovi u projektovanju softvera koji bi iskoristio tako veliki broj jezgara, doveli su do uvođenja novog termina: **mного integriranih jezgara (MIC, engl. *many integrated core*)**.

Strategija oko višestrukih jezgara i MIC obuhvata homogenu zbirku procesora opšte namene na jednom čipu. U isto vreme, proizvođači čipova rade i na drugoj projektantskoj opciji: čipu sa više procesora opšte namene, a uz njih i više grafičkih procesorskih jedinica (**GPU, engl. *graphic processing unit***) i specijalizovanih jezgara za video obradu i druge zadatke. U opštim crtama, GPU je jezgro projektovano da izvodi paralelne operacije na grafičkim podacima. Tradicionalno se nalazi na grafičkim karticama (adapterima displeja), a koristi se za kodovanje i renderovanje 2D i 3D grafike, kao i za obradu videa.

Kako GPU izvode paralelne operacije na više skupova podataka, oni se sve više koriste kao vektorski procesori za razne primene koje zahtevaju ponavljajuća računanja. To donekle zamagljuje granicu između GPU i CPU [FATA08, PROP11]. Kada se pomoću takvog procesora podržava širok spektar primena, koristi se termin **računanje opšte namene na GPU (GPGPU, engl. *general-purpose computing on GPUs*)**.

O karakteristikama projektovanja računara sa višestrukim jezgrima govorićemo u poglavlju 18.

## 2.4 EVOLUCIJA ARHITEKTURE INTEL X86

U celoj ovoj knjizi, oslanjamo se na mnoge konkretne primere računarskog dizajna i implementacije da bismo ilustrovali koncepte i istakli kompromise. Brojni sistemi, kako savremeni tako i istorijski, daju primere značajnih projektantskih svojstava u oblasti arhitektura računara. Ali u knjizi se oslanjamo na primere iz dve računarske porodice: Intel x86 i ARM. Trenutna ponuda x86 predstavlja rezultate decenija projektantskih napora u oblasti računara sa složenim skupom instrukcija (CISC). Arhitektura x86 obuhvata sofisticirane principe projektovanja koji su se jednom nalazili samo na glavnim računarima i superračunarima i služi kao odličan primer CISC dizajna. Alternativni pristup projektovanju procesora je u računaru sa ograničenim skupom instrukcija (RISC). Arhitektura ARM se koristi za mnogo različitih ugrađenih sistema i predstavlja jedan od najmoćnijih i najbolje projektovanih RISC sistema na tržištu.

U ovom i sledećem odeljku dajemo kratak pregled oba ova sistema.

U pogledu podele tržišta, Intel se decenijama rangirao kao proizvođač mikroprocesora za neugrađene sisteme broj jedan, što je pozicija koja se verovatno neće ustupiti nikom drugom. Evolucija njegovog najboljeg mikroprocesora služi kao dobar indikator razvoja računarske tehnike uopšte.

U tabeli 2.6 prikazana je ta evolucija. Zanimljivo je da, kako su mikroprocesori postajali brži i sve složeniji, Intel je stvarno hvatao korak. Intel je razvijao mikroprocesore, jedan za drugim, svake četiri godine. Ali Intel se nada da će zadržati konkurenciju skraćivanjem tog vremena razvoja za godinu ili dve, i to je učinio sa najnovijim generacijama x86.<sup>13</sup>

Vredno je truda da se napravi spisak nekih značajnih dostignuća u evoluciji Intelove proizvodne linije:

- **8080:** Prvi mikroprocesor opšte namene na svetu. To je bila 8-bitna mašina, sa 8-bitnom putanjom za podatke ka memoriji. 8080 se koristio u prvom personalnom računaru, Altair.
- **8086:** Daleko moćnija, 16-bitna mašina, pored šire putanje za podatke i većih registara, 8086 je imao i keš za instrukcije, ili red, u koji se donosilo nekoliko instrukcija pre nego što su se izvršavale. Varijanta tog procesora, 8088, koristila se u IBM-ovom prvom personalnom računaru, obezbeđujući uspeh Intelu.
- **80286:** To proširenje 8086 omogućilo je adresiranje 16-Mbajtna memorije, umesto samo 1 Mbajta.
- **80386:** Intelova prva 32-bitna mašina i generalni remont celog projekta. Sa 32-bitnom arhitekturom, 80386 je po složenosti i snazi konkurisao miniračunarima i glavnim računarima uvedenim samo nekoliko godina ranije. To je bio prvi Intelov procesor koji je podržavao istovremeni rad na više poslova, što je značilo da je mogao da izvršava više programa u isto vreme.

<sup>13</sup> Intel to zove *tik-tak model*. Poslednjih nekoliko godina, koristeći taj model, Intel je svake druge godine uspešno isporučivao silicijumsku tehnologiju sledeće generacije kao i mikroarhitekturu novog procesora. Pogledajte <http://www.intel.com/content/www/us/en/silicon.innovations/intel-tick-tock-model-general.html>

- **80486:** 80486 je uveo upotrebu mnogo usavršenije i moćnije tehnologije keš memorija i sofisticiranu protočnu obradu instrukcija. 80486 je takođe ponudio ugrađeni matematički koprocesor, koji je glavnu centralnu procesorsku jedinicu rasteretio od složenih matematičkih operacija.
- **Pentium:** Sa Pentiumom, Intel je uveo upotrebu superskalarnih tehnika, što je dozvoljavalo da se više instrukcija izvršava paralelno.
- **Pentium Pro:** Pentium Pro je nastavio kretanje ka superskalarnoj organizaciji, koje je započelo sa Pentiumom, agresivnom upotrebom preimenovanja registra, analizom toka podataka i spekulativnim izvršenjem.
- **Pentium II:** Pentium II je obuhvatio Intelovu tehnologiju MMX, koja je projektovana posebno za efikasnu obradu video, audio i grafičkih podataka.
- **Pentium III:** Pentium III je obuhvatio dodatne instrukcije za rad u pokretnom zarezu da bi se podržao 3D grafički softver.
- **Pentium 4:** Pentium 4 uključuje dodatna poboljšanja za rad u pokretnom zarezu i druga pojačanja za multimedijske aplikacije.<sup>14</sup>
- **Core:** To je prvi Intelov x86 mikroprocesor sa dvostrukim jezgrom, odnosno implementacijom dva procesora na jednom čipu.
- **Core 2:** Core 2 proširuje arhitekturu na 64 bita. Core 2 Quad ima četiri procesora na jednom čipu. Novije ponude Core imaju do 10 procesora po čipu.

Više od 30 godina posle svog uvođenja 1978. godine, arhitektura x86 nastavlja da dominira tržištem van ugrađenih sistema. Mada se organizacija i tehnologija mašina x86 dramatično promenila tokom tih decenija, skup instrukcija arhitekture se razvijao tako da ostane kompatibilan unazad sa ranijim verzijama. Prema tome, svaki program napisan na starijoj verziji arhitekture x86, može da se izvrši na novijim verzijama. Sve promene u skupu instrukcija arhitekture su obuhvatile dodatke skupu instrukcija, bez ikakvih oduzimanja. Brzina tih promena je bila dodavanje približno jedne instrukcije na mesec dana u toku tih 30 godina [ANTH08], pa sada postoji preko 500 instrukcija u skupu.

Arhitektura x86 daje odličnu ilustraciju napretka u računarskom hardveru u proteklih 30 godina. Godine 1978, uveden je model 8086 sa brzinom generatora takta od 5 Mhz i 29000 tranzistora. Intel Core 2 sa četvorostrukim jezgrom iz 2008. godine radi na 3 GHz, što je faktor ubrzanja od 600 puta, a ima 820 miliona tranzistora, što je oko 28000 puta više od modela 8086. I pored toga, Core 2 je u samo malo većem pakovanju od 8086, a i cene su im uporedive.

## 2.4 UGRAĐENI SISTEMI I ARM

Arhitektura ARM se odnosi na arhitekturu procesora koja se razvila iz principa RISC projektovanja i koristi se u ugrađenim sistemima. Principi projektovanja RIS računara detaljno se razmatraju u poglavlju 15. U ovom odeljku dajemo kratak pregled koncepta ugrađenih sistema, a zatim razvoj arhitekture ARM.

<sup>14</sup> Sa Pentiumom 4, Intel je, za označavanje svojih modela, prešao sa rimskih brojeva na arapske. .

## Ugrađeni sistemi

Termin *ugrađeni sistem* odnosi se na upotrebu elektronike i softvera unutar nekog proizvoda, suprotno od računara opšte namene, kao što su laptop ili stoni sistem. Sledi dobra opšta definicija:<sup>15</sup>

**Ugrađeni sistem.** Kombinacija računarskog hardvera i softvera, a možda i dodatnih mehaničkih ili drugih delova, projektovana da izvodi namensku funkciju. U mnogo slučajeva, ugrađeni sistemi su deo većeg sistema ili proizvoda, kao u slučaju sistema protiv zabavljanja automobilskih kočnica.

Broj ugrađenih sistema daleko premašuje računarske sistem opšte namene, obuhvatajući širok opseg primena (Tabela 2.7). Ti sistemi imaju široko promenljive zahteve i ograničenja, kao na primer [GRIM05]:

- Ugrađeni sistemi su u opsegu od malih do velikih sistema, što implicira veoma različita ograničenja u pogledu njihove cene, pa zato i različite potrebe za optimizacijom i ponovnom upotrebom.

**Tabela 2.7** Primeri ugrađenih sistema i njihovih tržišta

Tržište	Ugrađeni uređaj
Automobili	Sistem za paljenje Upravljanje motorom Sistem za kočenje
Potrošačka elektronika	Digitalna i analogna televizija Zabavna elektronika (DVD, VCR, kablovska) Personalni digitalni pomoćnici (PDA) Kuhinjski aparati (frižideri, tosteri, mikrotalasne pećnice) Automobili Igračke/igrice Telefoni/mobilni telefoni/pejdžeri Kamere Sistemi za globalno pozicioniranje
Industrijsko upravljanje	Robotika i upravljački sistemi za proizvodnju Senzori
Medicina	Infuzione pumpe Mašine za dijalizu Protetički uređaji Srčani monitori
Automatizacija kancelarije	Faks mašina Fotokopir Štampači Monitori Skeneri

<sup>15</sup> Michael Barr, *Embedded Systems Glossary*. Netrino Technical Library. <http://www.netrino.com/>

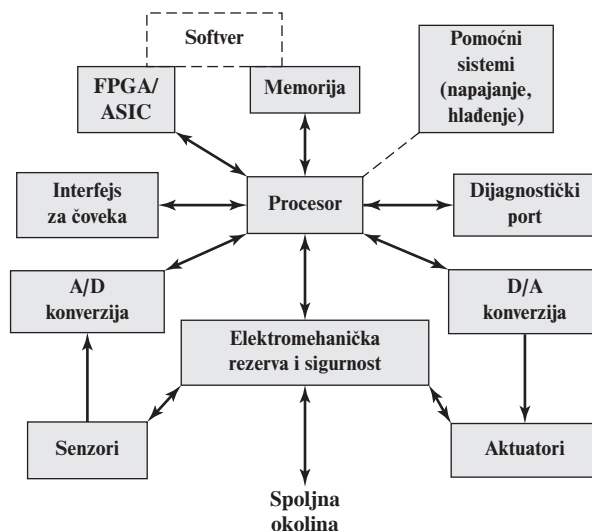


- Relaksirani su prema veoma striktnim zahtevima i kombinacijama različitih zahteva za kvalitetom, na primer, u odnosu na sigurnost, pouzdanost, realno vreme i fleksibilnost.
- U rasponu su od kratkog do dugog životnog veka.
- Izloženi su različitim uslovima okoline, na primer u pogledu zračenja, vibracija i vlažnosti.
- Imaju različite karakteristike primene, što rezultuje statičkim ili dinamičkim opterećenjima, malim ili velikim brzinama, zadacima od onih sa intenzivnim proračunima do onih sa intenzivnim interfejsima, ili kombinacijama svega toga.
- Imaju različite modele proračunavanja, od sistema sa diskretnim događajima do onih koji obuhvataju dinamiku kontinualnog vremena (obično poznatih kao hibridni sistemi).

Ugrađeni sistemi su često čvrsto spregnuti sa svojom okolinom. To može da postavi ograničenja realnog vremena, zbog potrebe interakcija sa okolinom. Ograničenja, kao što su zahtevana brzina kretanja, preciznost merenja i vremena trajanja, diktiraju vremenski raspored softverskih operacija. Ako sa više aktivnosti mora da se upravlja istovremeno, postavljaju se složenija ograničenja realnog vremena.

Na slici 2.12, zasnovanoj na [KOOP96], prikazana je u opštim crtama, organizacija ugrađenog sistema. Pored procesora i memorije, tu je i izvestan broj elemenata po kojima se takav sistem razlikuje od tipičnog stonog ili laptop računara:

- Mogu da postoje različiti interfejsi koji omogućavaju sistemu da meri, manipuliše ili na neki drugi način međusobno reaguje sa spoljašnjom okolinom.
- Interfejs za čoveka može da bude vrlo jednostavan, kao što je svetlosni signal, ili vrlo složen kao što je robotsko viđenje u realnom vremenu.



Slika 2.12 Moguća organizacija ugrađenog sistema

- Dijagnostički port može da se koristi za dijagnostikovanje sistema kojim se upravlja – a ne samo za dijagnostikovanje računara.
- Hardver specijalne FPGA, ASIC, pa čak i nedigitalni hardver može da se koristi da bi se povećala performansa ili sigurnost.
- Softver često ima fiksnu funkciju i specifičan je za datu primenu.

## Evolucija ARM

ARM je porodica RISC mikroprocesora i mikrokontrolera projektovanih u ARM Inc., u Kembridžu, Engleska. Kompanija ne proizvodi mikroprocesore, ali umesto toga projektuje mikroprocesore i arhitekture sa više jezgara i za njih daje dozvole proizvođačima. ARM čipovi su procesori velike brzine, poznati zbog male dimenzije njihovih matrica i niske potrošnje električne energije. Oni se često koriste za PDA i druge ručne uređaje, uključujući igrice i telefone, kao i širok spektar potrošačkih proizvoda. U popularnim proizvodima firme Apple, iPod i iPhone, kao procesori se koriste čipovi ARM. ARM je verovatno najkorišćenija arhitektura ugrađenih procesora i zaista najviše korišćena procesorska arhitektura bilo koje vrste na svetu.

Poreklo tehnologije ARM može da se otkrije unazad sve do britanske kompanije Acorn Computers. U ranim osamdesetim godinama British Broad casting Corporation (BBC) je poverio Acornu ugovor da razvije novu mikroracunarsku arhitekturu za BBC Computer Literacy Project. Uspeh tog ugovora omogućio je Acornu da nastavi sa razvojem prvog komercijalnog RISC procesora, Acorn RISC Machine (ARM). Prva verzija, ARM1, postala je operativna 1985. godine i upotrebljena je za interna istraživanja i razvoj, kao i za koprocesor u BBC mašini. Takođe 1985. godine, Acorn je lansirao ARM2, koji je imao mnogo veću funkcionalnost i brzinu, unutar istog fizičkog prostora. Dalja poboljšanja postignuta su sa izdanjem ARM3 1989. godine.

U tom periodu Acorn je koristio kompaniju VLSI Technology da obavi stvarnu proizvodnju procesorskih čipova. Firmi VLSI je data licenca da za svoj račun promoviše čip na tržištu i ona je uspela da postigne da druge kompanije koriste ARM u svojim proizvodima, posebno kao ugrađeni procesor.

Projekat ARM je bio u skladu sa narastajućim komercijalnim potrebama za visokom performansom, malom potrošnjom električne energije, malim fizičkim dimenzijama i niskom cenom procesora za primene u ugrađenim sistemima. Ali dalji razvoj je bio izvan opsega mogućnosti firme Acorn. Zato je organizovana nova kompanija, sa Acornom, VLSI i Apple Computers kao osnivačkim partnerima, poznata kao ARM Ltd. Acorn RISC machine je postala Advanced RISC Machine.<sup>16</sup> Prva ponuda nove kompanije, poboljšanje u odnosu na ARM3, bila je označena kao ARM6. Kompanija je kasnije predstavila izvestan broj novih porodica, sa sve većom funkcionalnošću i performansom. Brojevi u ovoj tabeli su samo približne smernice; stvarne vrednosti se široko menjaju za različite implementacije.

Prema veb stranici firme Acorn, arm.com, ARM procesori su projektovani da zadovolje potrebe tri kategorije sistema:

<sup>16</sup> Kompanija je odustala od oznake *Advanced RISC Machine* krajem devedesetih godina. Sada je to jednostavno poznato kao ARM arhitektura.

- **Ugrađeni sistemi za rad u realnom vremenu:** Sistemi za skladištenje, karoserije i pogon automobila, industrijske i mrežne primene.
- **Aplikacione platforme:** Uredaji koji rade pod otvorenim operativnim sistemima, uključujući Linux, Palm OS, Symbian OS i Windows CE, u bežičnim primenama, zabavlačkoj elektronici i digitalnoj obradi slike.
- **Sigurnosne primene:** Smart kartice, SIM kartice i terminali za plaćanje.

Tabela 2.8 Evolucija ARM

Porodica	Značajne osobine	Keš	Tipični MIPS@MHZ
ARM1	32-bitni RISC.	Nema	
ARM2	Instrukcije za množenje i razmenu; integrisana jedinica za upravljanje memorijom, grafički i U/I procesor.	Nema	7 MIPS @ 12 MHz
ARM3	Prva upotreba procesorskog keša.	4 kB jedinstven	12 MIPS @ 25 MHz
ARM6	Prvi koji podržava 32-bitne adrese; jedinica za pokretni zarez.	4 kB jedinstven	28 MIPS @ 33 MHz
ARM7	Integrisani sistem na čipu.	8 kB jedinstven	60 MIPS @ 60 MHz
ARM8	5-stepena protočna obrada; statičko predviđanje grananja.	8 kB jedinstven	84 MIPS @ 72 MHz
ARM9		16 kB/16 kB	300 MIPS @ 300 MHz
ARM9E	Pojačane instrukcije za DSP	16 kB/16 kB	220 MIPS @ 200 MHz
ARM10E	6-stepena protočna obrada.	32 kB/32 kB	
ARM11	9-stepena protočna obrada.	Promenljiv	740 MIPS @ 665 MHz
Cortex	13-stepena superskalarna protočna obrada	Promenljiv	2000 MIPS @ 1 GHz
XScale	Aplikacioni procesor; 7-stepena protočna obrada.	32 kB/32 kB L1 512 kB L2	1000 MIPS @ 1,25 GHz

DSP = digitalni signal procesor

## 2.6 PROCENA PERFORMANSE

Performansa je jedan od ključnih parametara za razmatranje u procenivanju hardvera procesora i postavljanju zahteva za nove sisteme, uz cenu, veličinu, sigurnost, pouzdanost i, u nekim slučajevima, potrošnju električne energije.

Teško je napraviti bitno poređenje različitih procesora, čak i ako oni pripadaju istoj familiji. Sirova brzina je daleko manje značajna od toga kako procesor radi prilikom izvršavanja datog aplikacionog programa. Na nesreću, performansa aplikacije zavisi ne samo od brzine procesora, nego i od skupa instrukcija, izbora jezika za implementaciju, efikasnosti kompajlera i veštine programera prilikom implementacije tog programa.